

2021.8

NT01A

单键电容触摸感应芯片

1. 概览

1.1 概述

NT01A 是低功耗单键电容触摸感应器，它可以通过任何非导电介质（如玻璃和塑料）来感应电容变化。通过设置，NT01A 可以应用于普通触摸按键开关、大金属触摸及高灵敏度场合。

1.2 特性

- ◇ 低功耗普通按键应用。
- ◇ 保持自动校正，无需外部干预
- ◇ 按键输出经过完全消抖处理
- ◇ 并行一对一输出
- ◇ 2.5V ~ 5.5V 工作电压
- ◇ 符合 RoHS 指令的环保 SOT23-6L 封装

1.3 应用

- ◇ 替代机械开关，门禁按键，灯控开关
- ◇ 玩具和互动游戏的人机接口
- ◇ 密封键盘面板
- ◇ 金属触摸按键
- ◇ 替代隔膜开关

1.4 封装

NT01A采用SOT23-6L封装

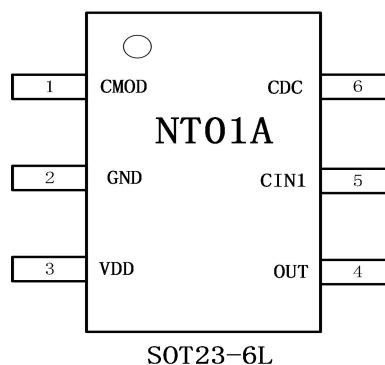


图1-1： 封装简图

1.5 管脚

表1-1: 管脚汇总

管脚顺序	名称	类型	功能
1	CMOD	I/O	接电荷收集电容
2	GND	Pwr	电源地
3	VDD	Pwr	电源
4	OUT	OD	感应按键输出
5	CIN1	I/O	触摸检测端
6	CDC	I/O	接灵敏度电容

管脚类型

I CMOS 输入

OD NMOS 开漏输出

I/O CMOS 输入/输出

Pwr 电源 / 地

1.6 管脚说明

VDD, GND

电源正负输入端。

CMOD

电荷收集电容输入端，接固定值的电容，和灵敏度无关。

CDC

接灵敏度电容，电容范围是最小5pf，最大100pf。根据使用环境选择合适的电容值，数值越小，灵敏度越高。

CIN1

感应电容的输入检测端口。用于普通按键触发输出应用时，接触摸按键输入。

OUT

触摸输出端口。端口内部结构为带上拉电阻的NMOS开漏输出，输出弱高或强低电平，触摸有效电平是强低电平。输出端口内置上拉电阻阻值10K Ω 左右。

2. 芯片功能

2.1 初始化时间

上电复位后，芯片需要120ms进行初始化，计算感应管脚的环境电容，然后才能正常工作。

2.2 灵敏度设置

灵敏度由CDC端口接的电容值决定。数值越小，灵敏度越高。电容范围是最小5pf，最大100pf。数值越小，灵敏度越高。为了保证灵敏度的一致性，CDC电容要求使用10%或以上的精度的涤纶电容、NPO材质电容或者COG材质电容为最佳。务必在PCB布局时，将CDC电容尽量贴近IC放置。

2.3 自校正

芯片会自动根据外部环境温度和湿度等的漂移，按键传感器电容基准参考值也会发生漂移，芯片会自动调整校正按键传感器的电容基准参考值，以适应当前环境的变化，保证触摸按键在不同环境下灵敏度的一致性。

当检测到按键后，芯片会立即停止校正一段时间，这段时间大约 50 秒。停止校正时间一到，芯片会继续自校正，如果当前按键还是持续有效，按键信息会被当做环境的漂移立即被更新，也就是说检测按键有效的时间不会超过 50 秒。

2.4 触摸反应时间

芯片外部每个通道大约每隔2.7ms左右采样一次。经过按键消抖处理以后，检测到按键按下的反应时间大概是24毫秒，检测按键离开的反应时间大概是18毫秒。所以检测按键的最快频率大概是每秒25次。

2.5 输出逻辑

触摸输出有两种状态：弱高或强低。检测到触摸时，输出强低，无触摸时，输出弱高。

表2-1 触摸直接输出

时段	时段1	时段2	时段3	时段4	时段5	时段6
动作	芯片复位	无触摸	触摸	无触摸	触摸	无触摸
触摸输出	弱高	弱高	低电平	弱高	低电平	弱高

2.6 省电模式

如果在一段时间内（75秒左右）没有检测到按键，芯片会自动进入省电模式。在省电模式下，按键的采样间隔会变长，电流消耗（Idd）会减小，按键采样时间间隔是250ms左右。如果检测到按键，芯片马上离开省电模式，进入正常模式。

3. 应用

3.1 应用电路

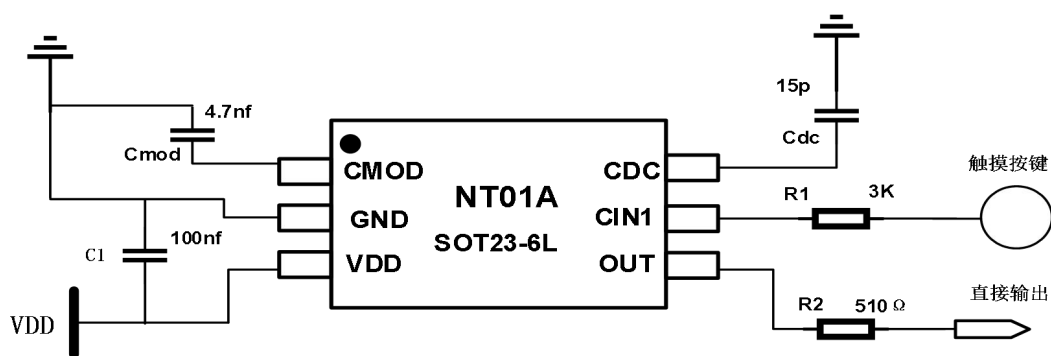


图 3-1 ： 应用电路

注:

1. Cmod是电荷收集电容, 通常取值范围在1nf~10nf, 典型值是4.7nf。
2. Cdc是灵敏度电容, 取值范围是最小5pf, 最大100pf, 电容取值越小, 灵敏度越高。

4. 详细参数

4.1 额定值*

工作温度	-40 ~ +85°C
存储温度	-50 ~ +150°C
最大Vdd电压.....	-0.3 ~ +5.5V
管脚最大直流输出电流.....	±10mA
管脚容限电压.....	-0.3V ~ (Vdd + 0.3) Volts

* 注意: 超出上述值可能导致芯片永久损坏

4.2 电气特性

表4-1: 电气参数 TA = 25°C

特性	符号	条件	最小值	典型值	最大值	单位
工作电压	Vdd		2.5		5.5	V
电流损耗	Idd	VDD=5.0V		680		uA
		VDD=3.3V		460		uA
		VDD=5.0V&SLEEP		10		uA
		VDD=3.3V&SLEEP		6		uA
上电初始化时间	Tini			120		ms
感应管脚电容范围	Cin				2.5*Cdc ¹	
OUT输出电阻 (NMOS开漏)	Zo	delta Cin > 0.2pF		50		Ohm
		delta Cin < 0.2pF		10K		
OUT输出灌电流 ²	Isk	VDD=5V			10.0	mA
最小检测电容	delta_Cin	CDC=5pf		0.2		pF
采样周期	Tsi	正常模式		2.7		Ms
		省电模式		250		Ms

注: ¹ 如果感应管脚寄生电容超过2.5倍的Cdc电容, 芯片不能正常工作(绝大多数情况无需考虑这个限制)

² 输出灌电流最大10mA, 在与上位机连接时, 防止有大电流灌入, 建议输出口与上位机接口之间串接个510Ω电阻。

4.3 封装尺寸图 (SOT23-6L)

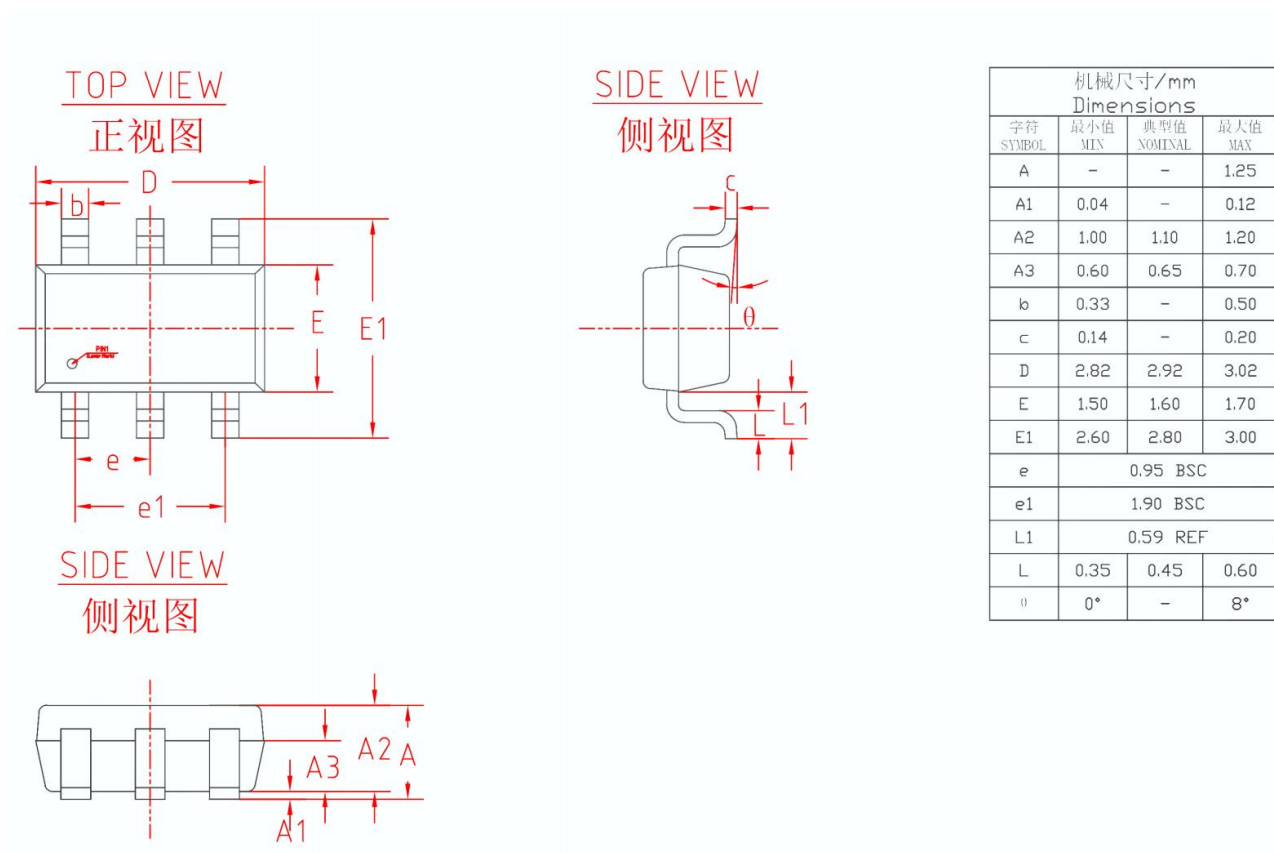


图 4-1: SOT23-6L封装示例

5. 电容按键传感器

5.1 触摸按键材料及形状

触摸按键可以是任何形状的导体，中间可以留孔或者镂空，但要保证一定的平面面积。建议使用直径大于12mm 的圆形或者方形，注意避免尖端效应。触摸感应盘可以用 PCB 铜箔、金属片、平顶圆柱弹簧、导电棉、导电油墨、导电橡胶、导电玻璃的 ITO 层等。图 5-1 所示：



按键感应盘可以是实心或中空矩形、圆形，多边形

图 5-1： 不同形状按键感应盘示例

5.2 触摸感应盘的尺寸

触摸感应盘的尺寸大小：最小 4mmX4mm，最大 30mmX30mm。实际面积大小根据灵敏度的需求而定，面积大小和灵敏度成正比。一般来说，按键感应盘的直径要大于面板厚度的 4 倍，并且增大电极的尺寸，可以提高信噪比。各个感应盘的形状、面积应该相同，以保证灵敏度一致。通常，在绝大多数应用里，12mmX12mm 是个典型值。

5.3 触摸触摸 PAD 和触摸面板的连接方式

- (1) 当用 PCB 的铜箔做触摸 PAD 时，直接将触摸 PAD 用两面胶粘在触摸面板上。
- (2) 使用带弹簧的贴片做触摸 PAD，必须将触摸 PAD 顶在面板上。
- (3) 使用导电橡胶或导电棉，导电橡胶或导电棉底端粘在 PCB 的铜箔上，顶端作为感应盘紧贴在面板上。
- (4) 导电油墨或 ITO 做成柔性 PCB，插在触摸端口的接口里。

5.4 触摸面板的选择

面板必须选用绝缘材料，可以是玻璃、聚苯乙烯、聚氯乙烯（pvc）、尼龙、树脂玻璃等。在生产过程中，要保持面板的材质和厚度不变，面板的表面喷涂必须使用绝缘的油漆。在触摸感应盘面积一定的情况下，面板的厚度和材质决定灵敏度。

通常面板厚度设置在 0~10MM 之间。不同的材料对应着不同的典型厚度，按键感应盘表面要平整，且必须紧密贴在面板上，中间不能有空气间隙。

在实际应用的时候，客户根据实际需要，找到理想的折中值。下面的表格是 PAD 大小和不同材质面板厚度的推荐值。

表 5-1：PAD 大小与不同面板厚度的推荐值

PAD 直径 (MM)	亚克力（介电常数 2.6~3.7） (MM)	树脂玻璃（介电常数 3.4）	ABS（介电常数 3.8~4.5）	云母片（介电常数 4~8）	普通玻璃（介电常数 7.6~8.0）
8	2.25	2.5	3	4.1	5

10	3.25	3.8	4.3	6.2	8
12	4.5	5.1	5.6	8	10
14	5.5	6	6.8	10	12.5

6. 电源

6.1 直流稳压器

SC 系列触摸芯片通过测量电容的微小变化反应触摸输出，因此要求电源的纹波和噪声要小，要注意避免由电源串入的外界强干扰。尤其应用于电磁炉、微波炉时，必须能有效隔离外部干扰及电压突变，因此要求电源有较高稳定度。建议采用如下图所示的 7805 组成的稳压电路。

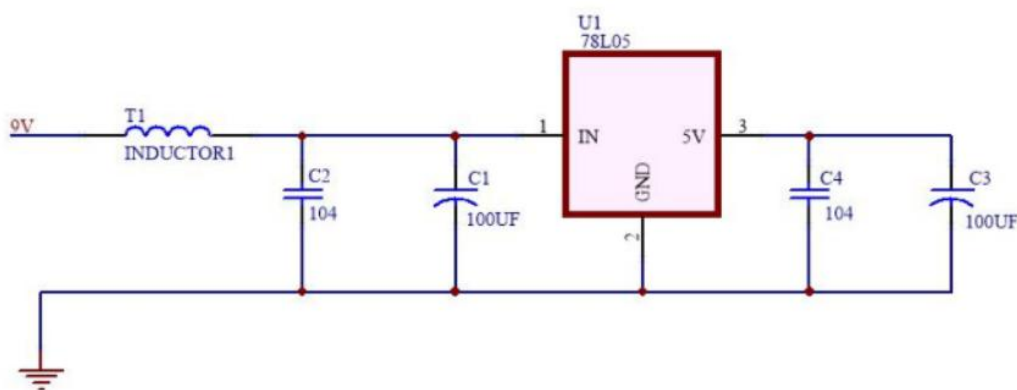


图 6-1： 7805 组成稳压电路

在 PCB 排版时，如果环境较恶劣，建议预留上图中电感 T1 焊盘，应对电磁炉等高噪声的干扰。在普通的应用中，可以不需要此电感。

6.2 稳压器件的放置

PCB LAYOUT 的时候，7805 电源组器件尽量靠近芯片的 VDD 和 GND 管脚。7805 电源组器件尽量与触摸芯片放在同一电路板上，并集中放置，杜绝电源连线过长带来噪声。

6.3 高噪声条件下的注意事项

在高噪声环境应用时，应避免高压(220V)、大电流、高频率操作的主板与触摸电路板上下重叠安置。如无法避免，应尽量远离高压大电流的器件区域或在主板上加屏蔽。

6.4 使用主机的 5V 电源

如果用户直接使用主机的 5V 电源，要接如下图的滤波电路，滤波电路中的 C3 电容和 C2 电容的放置规则和 6.2 相同。

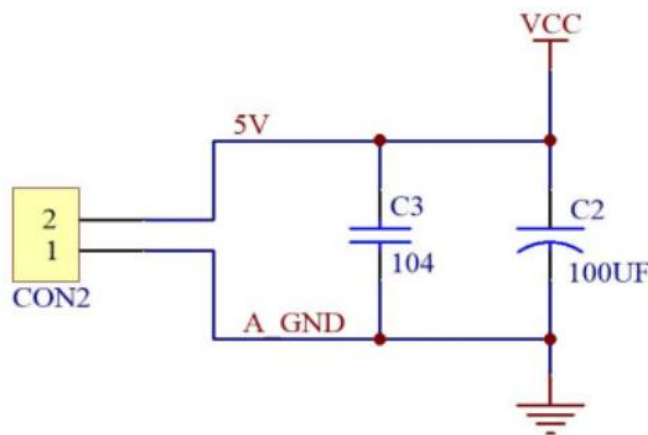


图 6-2: 5V 电源的滤波电路

7. 触摸感应电路 PCB 的设计

7.1 电源线的布线设计

触摸属于模拟敏感器件，同一系统的其他子单元的电路要避免影响到触摸部分的电路，所以触摸电路部分的 VCC 电源线要单独走线，线长尽量短，走线要适当加粗。

7.2 地线的布线设计

触摸芯片的地线不要和其他电路共用，最好单独连到板子电源出入的接地点，也就是通常说的“星形接地”。电路的数字和模拟部分的电源和地分开用星型接法连接。

7.3 触摸应用电路外围元器件的布线设计

触摸芯片的退耦电容，CMOD 电容，CDC 电容及触摸限流电阻尽量要紧靠芯片放置，走线距离尽量短。

7.4 PAD 与 IC 的感应盘输入引脚之间的连线

触摸 IC 尽量要放在中心位置，尽量触摸 IC 到各个 PAD 之间的距离基本平衡。

PAD 输入端的走线，单面板走线建议是 8MIL~13MIL，双面板走线建议是 5~8mil。在工艺允许的情况下，建议越细越好。

PAD 输入端到触摸 IC 的连线不要跨越其他信号线。尤其不能跨越强干扰、高频的信号线。

PAD 输入端到触摸 IC 的连线周围 0.5MM 尽量不要走其他信号线。

7.5 铺地规则

触摸 IC 及其相关的外围电路要铺地，可以有效提高产品抗干扰能力。铺地的注意要点如下：

- (1) 触摸 PAD 与铺地的距离推荐 1.5MM~2.0MM 之间，在这个距离区间内，可以有效平衡系统的抗干扰度和触摸的灵敏度。

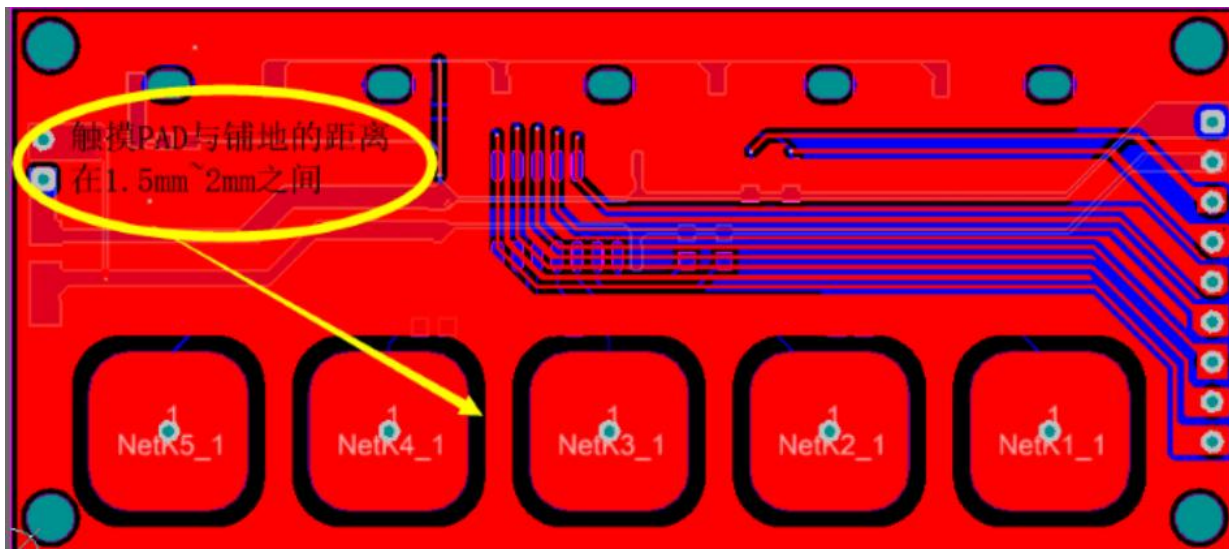


图 7-1：触摸 PAD 离铺地 1.5MM 以上

- (2) 触摸 PAD 周围要铺地，触摸 PAD 正对反面的铺地要做镂空处理，减少寄生电容，改善灵敏度，且要尽量不要放置其他器件或者存在大面积铜箔，不走其他高频信号。

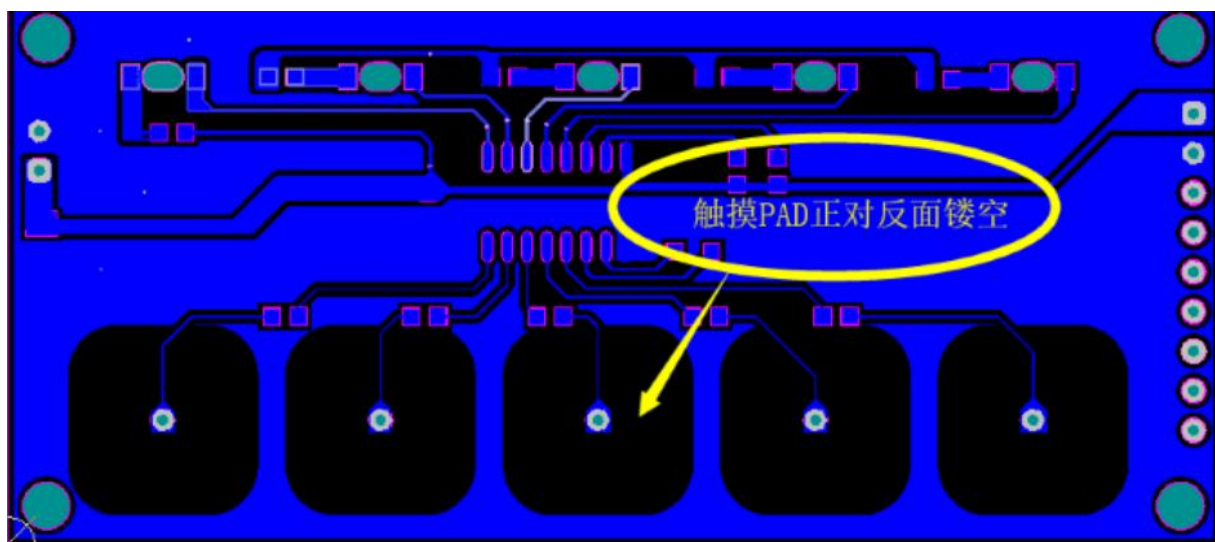


图 7-2：触摸 PAD 正背面镂空

- (3) 触摸信号线离铺地距离保持在 15mil 以上，且相邻触摸信号线之间也要尽量保持在 15mil 以上，避免产生串扰。如下图所示：

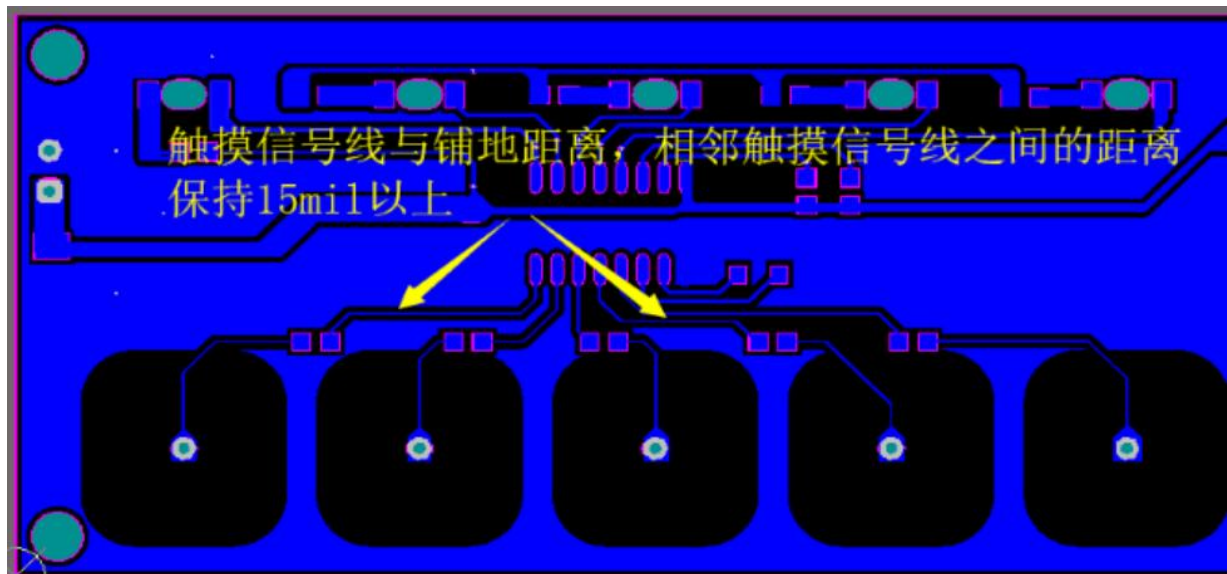


图 7-3：触摸信号线距离铺地及相邻触摸信号线保持 15mil 以上

(4) 建议触摸 IC 及其相关的外围电路要用实铜铺地，增强芯片本身的抗干扰能力。