



隔离 SPI 数字通信接口芯片

XL8820

国芯在线(深圳)信息技术有限公司

1 特性

- 2Mbps 隔离式 SPI 数据通信
- 可采用标准变压器实现简单的电气隔离
- 采用单根双绞线，长达 100 米
- 非常低的 EMI 敏感度和辐射
- 主从可逆支持双向通讯，极大提高系统可靠性
- 可针对高抗噪性或低功耗进行配置
- 专门针对符合 ISO26262 标准的系统进行设计
- 在大多数 SPI 系统中无需进行软件变更
- 超低 2uA 的待机电流
- 自动唤醒检测
- 工作温度范围：-40°C 至 125°C
- 工作电压范围：1.7V 至 5.5V 电源
- 封装形式：16 引脚 QFN 和 DFN

应用场景

- 电动汽车及混合动力汽车
- 基站后备电源
- 储能电站
- 远程传感器
- 工业/服务机器人等

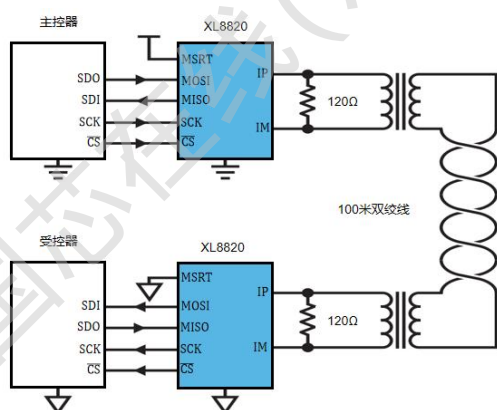
概述

XL8820 可通过单条单双条绞线连接在两个隔离器件之间提供双向 SPI 通信。每个 XL8820 将逻辑状态编码为信号，并跨越一个隔离势垒将信号传送至另一个 XL8820。接收 XL8820 对传输信号进行译码并把从总线驱动至适当的逻辑状态。隔离势垒可利用一个简单的脉冲变压器进行桥接，以实现几百伏的隔离度。

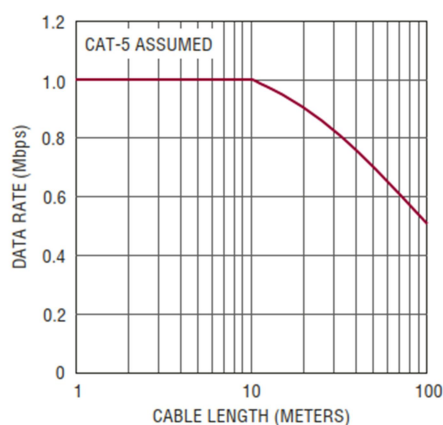
XL8820 采用匹配的供电和吸收电流来驱动差分信号，从而免除了增设变压器中心抽头的需要并降低了 EMI。接收器中的高精度窗口比较器负责检测差分信号。驱动电流和比较器门限由一个简单的外部电阻分压器设定，因而使得系统能够针对所需的电缆长度和期望的信噪比性能实施相应的优化。

典型应用

微控制器至 SPI 受控器隔离式接口



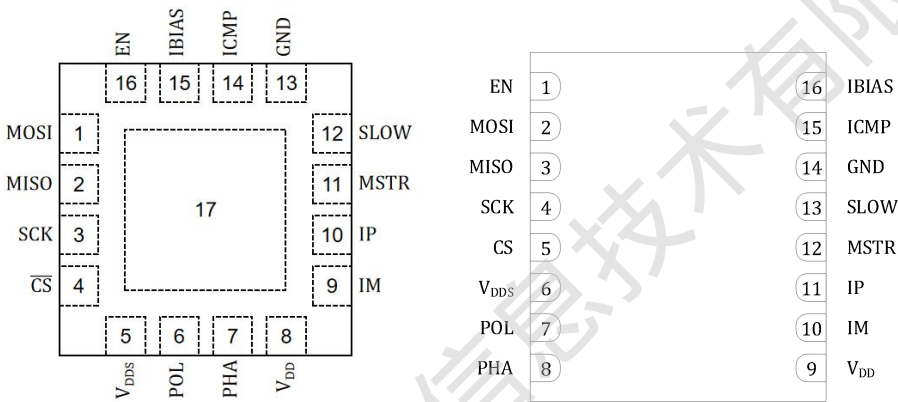
数据速率与电缆长度的关系曲线



绝对最大额定参数

输入电源电压 (V_{DD} 和 V_{DDs}) GND.....	6V	IP、IM.....	30mA
引脚电压		MOSI, MISO, SCK, CS.....	20mA
SCK, $\overline{CS}$, EN.....	-0.3V to $V_{DDs} + 0.3V$ (6V 最大值)	工作温度范围.....	-40°C 至 125°C
IBIAS, SLOW, IP, IM.....	-0.3V to $V_{DD} + 0.3V$ (6V 最大值)	贮存温度范围	-65°C 至 150°
所有其他引脚电.....	-0.3V 至 6V	引脚温度 (焊接时间 10 秒)QFN/DFN 封装.....	300°C
最大供电/ 吸收电流			

2 型号信息



订购信息

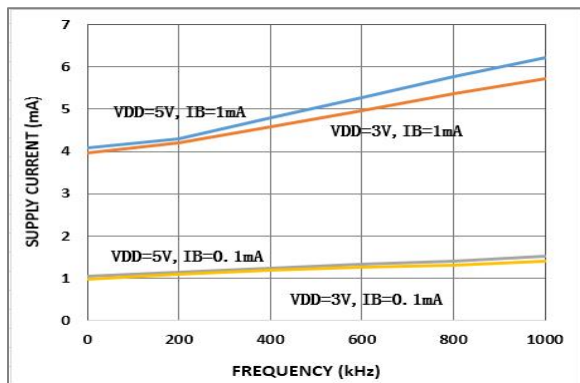
产品型号	器件标记 *	封装描述	规定的温度范围
XL8820AQ1	8820A	16 引脚 (3mm x 3mm) 塑料 QFN	- 40°C 至 125°C
XL8820AD1	8820A	16 引脚 (4mm x 4mm) 塑料 DFN	- 40°C 至 125°C

对于规定工作温度范围更宽的器件，请咨询 Chipways。温度等级请见集装箱上的标识。有关非标准的含铅涂层器件的信息，请咨询 Chipways 公司。<http://www.chipways.com>

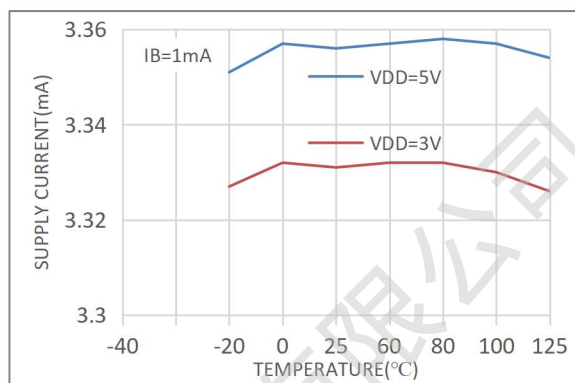
3 典型性能特征

$V_{DD} = V_{DDS}$, 除非另有说明。

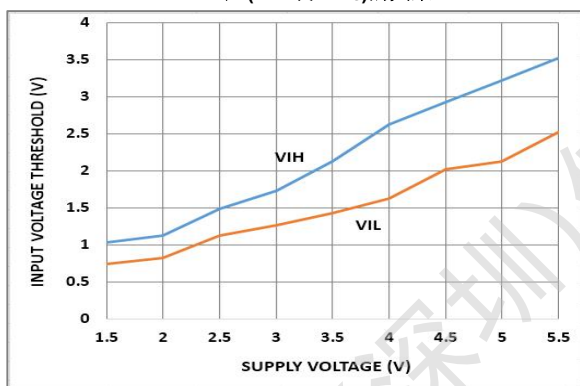
电源电流(READY/ACTIVE)与时钟频率的关系



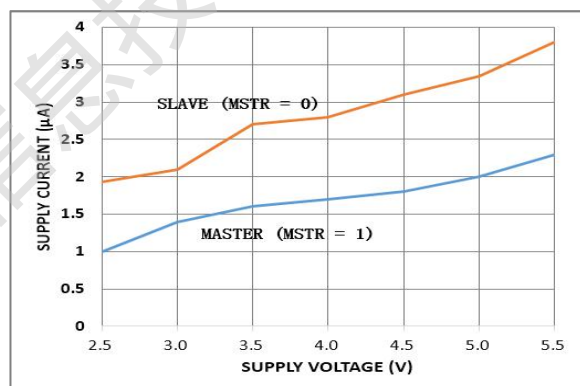
电源电流(READY)与温度的关系



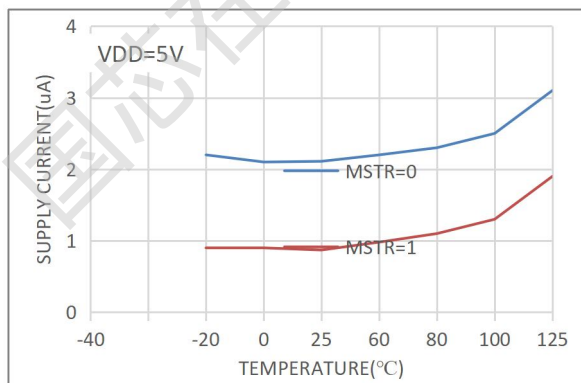
输入门限(EN 引脚除外)与电源电压(V_{DD} 或 V_{DDS})的关系



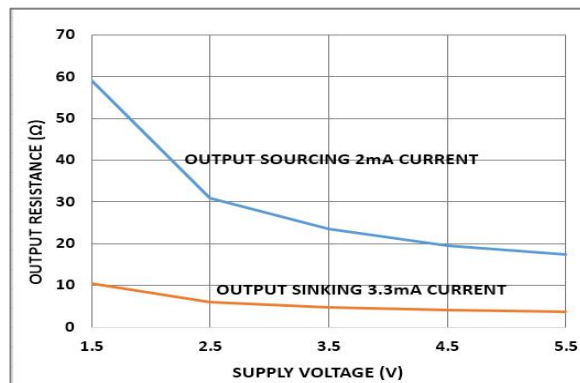
电源电流(IDLE)与电源电压的关系



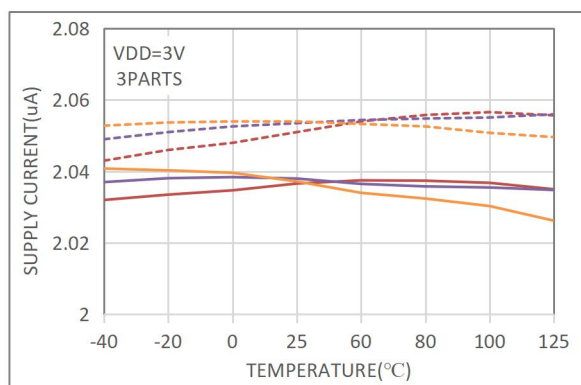
电源电流(IDLE)与温度的关系



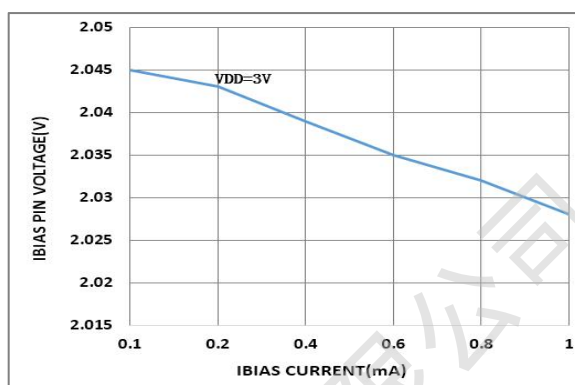
输出电阻与电源电压(V_{OH}/V_{OL})的关系



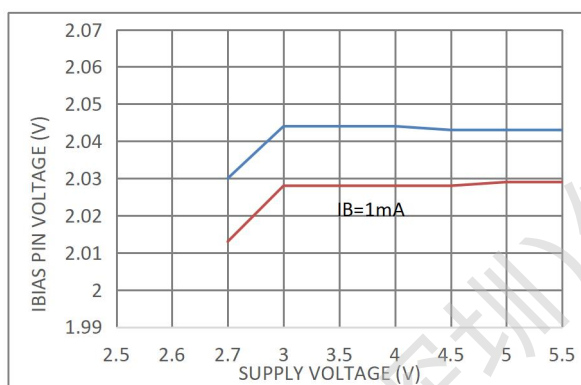
IBIAS 电压与温度的关系



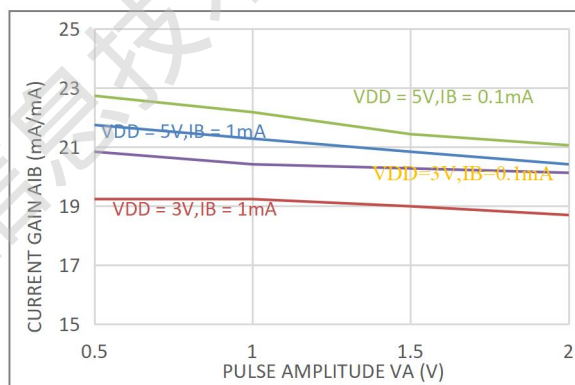
IBIAS 电压负载调节



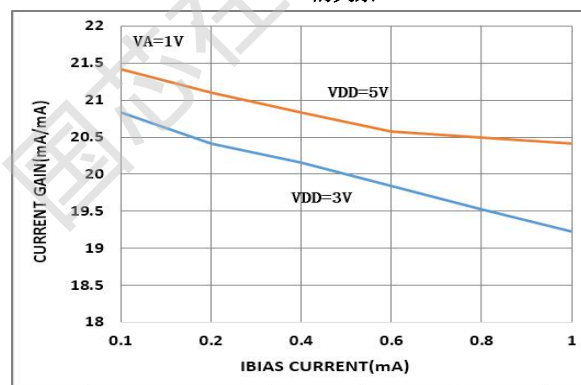
IBIAS 电压与电源电压的关系



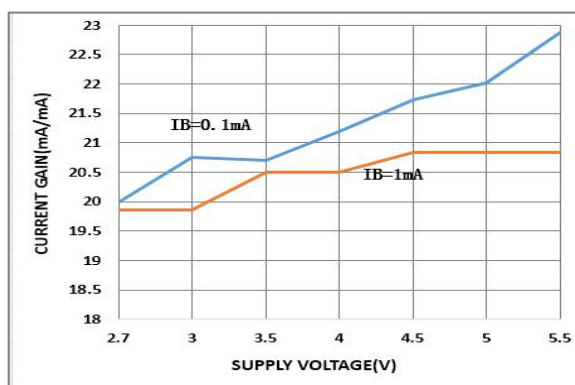
驱动器电流增益与幅度的关系



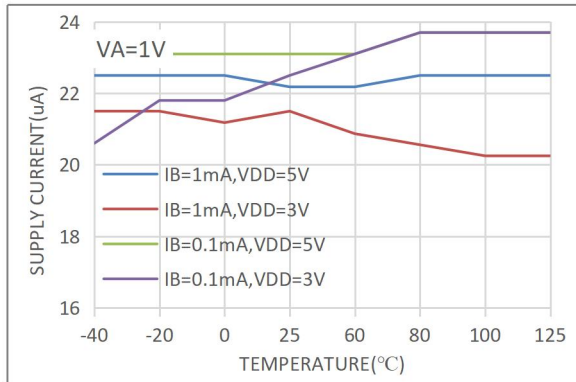
驱动器电流增益与 IBIAS 电流 (IB) 的关系



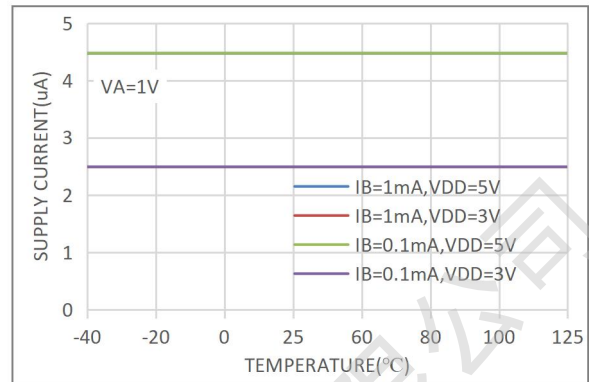
驱动器电流增益与电源电压的关系



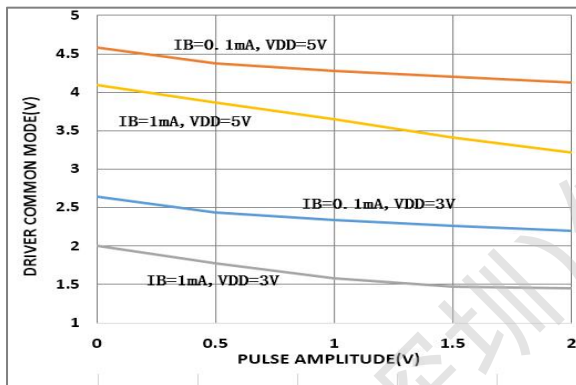
驱动器电流增益与温度的关系



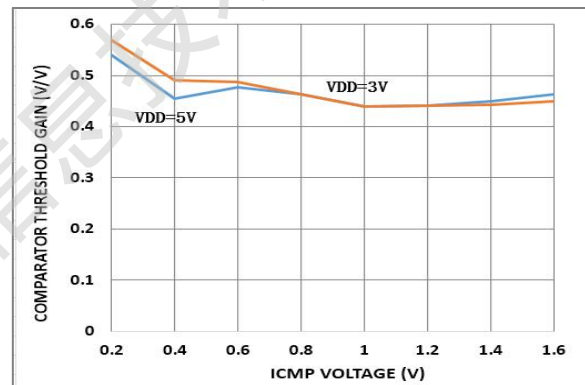
驱动器共模电压与温度的关系



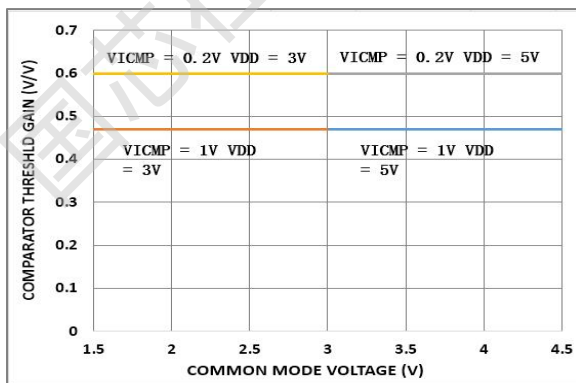
驱动器共模电压与脉冲幅度的关系



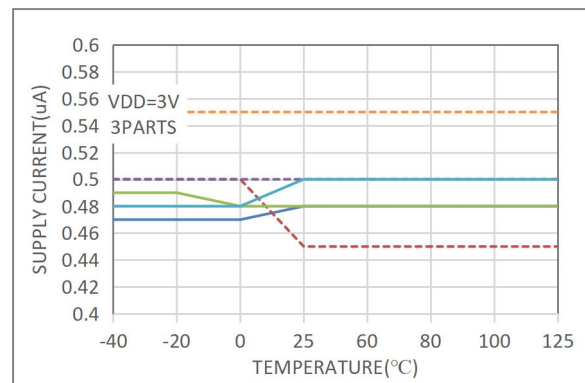
比较器门限增益与 ICMP 电压的关系



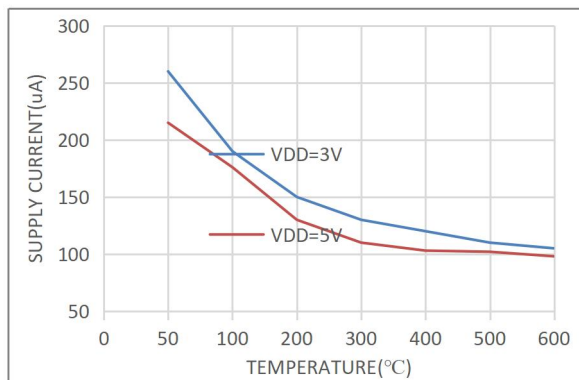
比较器门限增益与共模电压的关系



比较器门限增益与温度的关系



唤醒脉冲幅度与停留时间的关系



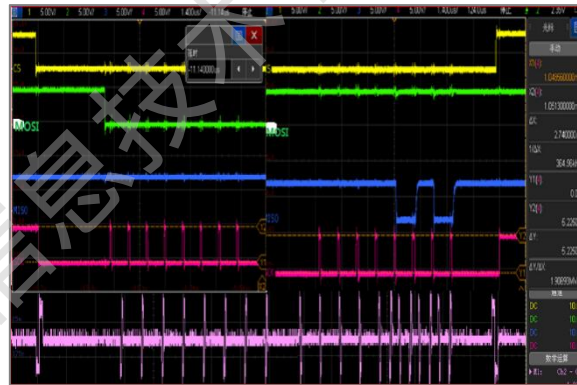
启动时间



SPI 信号和隔离 SPI 脉冲, MSTR=1



SPI 信号和隔离 SPI 脉冲, MSTR=0



4 引脚功能 (QFN/DFN 封装)

MOSI(引脚 1/2): 主控制器输出/受控器输入数据。如果连接在某个 SPI 接口的主控制器侧 (MSTR 引脚为高电平), 则该引脚将从主 SPI 控制器接收数据信号输出。倘若连接在该接口的受控器侧 (MSTR 引脚为低电平), 则该引脚把数据信号输入驱动至从 SPI 器件。输出为漏极开路, 因此需要连接一个外部上拉电阻器至 V_{DDS} 。

MISO(引脚 2/3): SPI 主控制器输入/受控器输出数据。如果连接在某个 SPI 接口的主控制器侧 (MSTR 引脚为高电平), 则该引脚把数据信号输入驱动至主 SPI 控制器。倘若连接在该接口的受控器侧 (MSTR 引脚为低电平), 则该引脚将从从 SPI 器件接收数据信号输出。输出为漏极开路, 因此需要连接一个外部上拉电阻器至 V_{DDS} 。

SCK(引脚 3/4): SPI 时钟输入 / 输出。如果连接在接口的主控制器侧 (MSTR 引脚为高电平), 则该引脚将从主 SPI 控制器接收时钟信号。不得将该输入拉至高于 V_{DDS} 。假如连接在接口的受控器侧 (MSTR 引脚为低电平), 则该引脚将输出时钟信号至从器件。输出驱动器为推挽式, 无需外部上拉电阻器。

$\overline{CS}$ (引脚 4/5): SPI 芯片选择输入/输出。如果连接在接口的主控制器侧 (MSTR 引脚为高电平), 则该引脚将从主 SPI 控制器接收芯片选择信号。不得将该输入拉至高于 V_{DDS} 。假如连接在接口的受控器侧 (MSTR 引脚为低电平), 则该引脚将输出芯片选择信号至从器件。输出驱动器为推挽式, 无需外部上拉电阻器。

V_{DDS} (引脚 5/6): SPI 输入/输出电源输入。用于 SCK 和 $\overline{CS}$ 引脚的输出驱动器采用 V_{DDS} 输入作为其正电源。SCK、 $\overline{CS}$ 、MOSI、MISO 和 EN 的输入门限电压由 V_{DDS} 决定。该引脚可连接至 V_{DD} 或者一个高于或低于 V_{DD} 的电源以对 SPI I/O 进行电平移位。假如该引脚与 V_{DD} 分离, 则应直接在 V_{DDS} 和 GND 之间连接一个至少为 0.01 F 的旁路电容器。

POL(引脚 6/7): SPI 时钟极性输入。连接至 V_{DD} 或 GND。详见“工作原理”部分。

PHA(引脚 7/8): SPI 时钟相位输入。连接至 V_{DD} 或 GND。详见“工作原理”部分。

V_{DD} (引脚 8/9): 器件电源输入。直接在 V_{DD} 和 GND 之间连接一个至少为 0.01 F 的旁路电容器。

IM (引脚 9/10): 隔离式接口负 (-) 输入/输出

IP (引脚 10/11): 隔离式接口正 (+) 输入/输出。

MSTR(引脚 11/12): 串行接口主 / 从选择器输入。如果器件位于隔离式接口的主控制器侧, 则把该引脚连接至 V_{DD} 。假如器件位于隔离式接口的受控器侧, 则把此引脚连接至 GND。

SLOW(引脚 12/13): 慢速接口选择输入。当时钟频率等于或低于 200kHz 时, 抑或从器件不能满足定时要求时, 应把该引脚连接至 V_{DD} 。当时钟频率高于 200kHz 时, 则应将该引脚连接至 GND。

GND(引脚 13/14): 器件地。

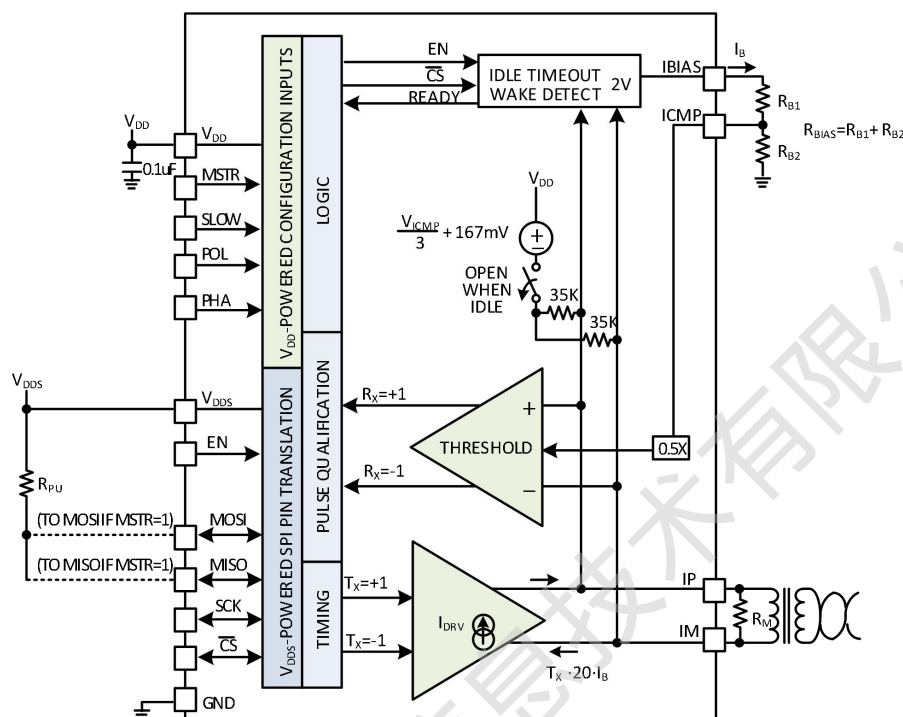
ICMP(引脚 14/15): 隔离式接口比较器电压门限设定。把该引脚连接至位于 IBIAS 和 GND 之间的电阻分压器可设定接口接收器比较器的电压门限。比较器门限被设定为 ICMP 引脚电压的 1/2。

IBIAS(引脚 15/16): 隔离式接口电流偏置。通过一个电阻分压器把 IBIAS 连接至 GND 可设定接口输出电流水平。当器件被使能时, 该引脚的电压大约为 2V。当发送脉冲时, 每个 IP 和 IM 引脚上的吸收电流都被设定为从引脚 IBIAS 提供至 GND 之电流的 20 倍。把 IBIAS 引脚上的电容限制在 50pF 以下, 旨在保持负责调节 IBIAS 电压的反馈电路的稳定性。

EN (引脚 16/1): 器件使能输入。如果该引脚为高电平, 则其将强制 XL8820 保持使能状态, 从而屏蔽内部待机模式功能。假如该引脚为低电平, 则 XL8820 将在 $\overline{\text{CS}}$ 引脚已持续 5.7ms 为高电平 (当 MSTR 引脚为高电平时) 之后或 IP/IM 引脚上无信号的持续时间达 5.7ms (当 MSTR 引脚为低电平时) 之后进入待机模式。在 $\overline{\text{CS}}$ 下降(MSTR 为高电平) 之后或在 IP/IM 引脚上检测到一个信号(MSTR 为低电平) 之后, XL8820 将在不到 8 μs 的时间之内被唤醒。

裸露衬垫 (引脚 17): 裸露衬垫可以置于开路状态或连接至器件 GND。

方框图



5 应用信息

隔离SPI 设置

XL8820 允许针对功耗或抗噪性要求来优化每种应用。 隔离SPI 系统的功耗和抗噪性由编程 I_B 电流决定。 I_B 电流可在 0.1mA 至 1mA 的范围内变化。低的 I_B 可降低 READY 和 ACTIVE 状态中的 隔离SPI 功耗，而高的 I_B 则将增加匹配终端接电阻器 R_M 两端之差分信号电压 V_A 的幅度。

I_B 由连接在 IBIAS 引脚和 GND 之间的 R_{B1} 与 R_{B2} 电阻器之和来设置。对于大多数应用而言，把 I_B 设定为 0.5mA 可很好地兼顾功耗与抗噪性。当采用该 I_B 设定值和一个 1:1 变压器及 $R_M=120\Omega$ 时， R_{B1} 应设定为 2.8k，而 R_{B2} 应设定为 1.2k。采用这些设定值时，在典型 CAT5 双绞线中可实现长达 50m 的通信距离。

对于那些所需电缆长度超过 50m 的应用，建议通过把 I_B 提高至 1mA 来增加 V_A 的幅度。这可补偿电缆中插入损耗的增加并保持高的抗噪性。因此，当使用超过 50m 的电缆时，若仍然采用一个匝数比为 1:1 的变压器及 $R_M=120\Omega$ ，则将 R_{B1} 设为 1.4k， R_{B2} 为 600 Ω 。

根据应用的需要，可以采用其他的 I_B 设定值以降低功耗或 增强抗噪性。在这些场合中，当设定 VICMP 及选择 R_{B1} 和 R_{B2} 电阻器阻值时，应采用下面的规则：

对于 $\leq 50m$ 的电缆	对于 $> 50m$ 的电缆
-------------------	----------------



$I_B = 0.5mA$	$I_B = 1mA$
$V_A = (20 \cdot I_B) \cdot (R_M/2)$	$V_A = (20 \cdot I_B) \cdot (R_M/2)$
$V_{TCMP} = 1/2 \cdot V_A$	$V_{TCMP} = 1/4 \cdot V_A$
$V_{ICMP} = 2 \cdot V_{TCMP}$	$V_{ICMP} = 2 \cdot V_{TCMP}$
$R_{B2} = V_{ICMP}/I_B$	$R_{B2} = V_{ICMP}/I_B$
$R_{B1} = \left(\frac{2V}{I_B}\right) - R_{B2}$	$R_{B1} = \left(\frac{2V}{I_B}\right) - R_{B2}$

隔离SPI 链路的最大数据速率由所用电缆的长度决定。当电缆长度为 10m 或以下时, 可以采用 1MHz 的最大 SPI 时钟频率。随着电缆长度的增加, 最大的可用 SPI 时钟速率下降。这是由于通过电缆的传播延迟增加而可能产生的时序违规所致。

电缆延迟会影响三项定时规格, 即 t_{CLK} 、 t_6 和 t_7 。在“电特性”表中, 上述每项规格指针均降额 100ns 以为电缆延迟留出 50ns 的余地。对于较长的电缆, 最小定时参数可以按下式计算:

$$t_{CLK}, t_6 \text{ 和 } t_7 > 0.9\mu s + 2 \cdot t_{CABLE}$$

上拉电阻考虑

数据输出 (若 MSTR=0 则为 MOSI, 若 MSTR=1 则为 MISO) 需要一个上拉电阻器 RPU。上升时间 t_{RISE} 由 RPU 及引脚上的电容决定。RPU 必须足够小, 以提供适当的建立和保持时间。对于一个从器件, 时间常数必须小于 t_{12} 和 t_{14} 。在快速模式中, 建议采用 50ns

$$R_{PU} < 50ns/C_{LOAD}$$

在慢速模式中, 可以使用较大 (最大 5k) 的上拉电阻。

应用信息

表 6: 典型 R_{B1} 和 R_{B2} 阻值

最大电缆长度	匝数比	终接电阻	I_B	V_A	V_{TCMP}	V_{ICMP}	R_{B2}	R_{B1}	IDRV	就绪电流
100m	1:1	120Ω	1mA	1.2V	0.3V	0.6V	604Ω	1.4k	20mA	4.7mA
50m	1:1	120Ω	0.5mA	0.6V	0.3V	0.6V	1.21k	2.8k	10mA	3.2mA
100m	1:1	75Ω	1mA	0.75V	0.19V	0.38V	374Ω	1.62k	20mA	4.7mA
50m	1:1	75Ω	0.5mA	0.375V	0.19V	0.38V	750Ω	3.24k	10mA	3.2mA

变压器选择指南

如图 1 所示, 采用一个变压器或一对变压器在两个 XL8820 之间隔离 IP 和 IM 信号。隔离SPI 具有高达 1.6V 的可编程脉冲幅度以及 50ns 和 150ns 的脉冲宽度。为满足这些要求, 应选择一个具有 50μH 至 350μH 磁化电感和 1:1 或 2:1 匝数比的变压器。最大限度地减少变压器插入损耗从而降低需要的发送功率; 建议的插入损耗通常小于



-1.5dB。

为了获得最优的共模噪声抑制，应选择一个带中心抽头的变压器或具有集成型共模扼流圈的变压器。中心抽头可连接至一个27pF 或更小的电容器（较大的电容器将限制驱动器设定共模电压的能力）。假如变压器在主端上同时具有一个中心抽头和扼流圈，则可以使用一个较大的电容器。

表 7列出了推荐与XL8820配合使用的变压器 。 10/100BaseTX 以太网变压器价格便宜，并且能在这种应用中发挥很好的效果。以太网变压器常常包括一个共模扼流圈，将使共模抑制性能较之其他变压器有所改善。

表 7：推荐的变压器

制造商	器件型号	隔离电压	匝数比	中心抽头	共模扼流圈
PCA	EPF8119SE	1500V _{RMS}	1:1	有	有
Halo	TG110-AE050N5LF	1500V _{RMS}	1:1	有	有
Pulse	PE-68386NL	1500V DC	1:1	无	无
Murata	78613/3C	1000V _{RMS}	1:1	有	无
Murata	78604/3C	1000V _{RMS}	2:1	无	无
Pulse	HX1188NL	1500V _{RMS}	1:1	有	有
EPCOS	B82804A0354A110	1500V DC	1:1	无	无

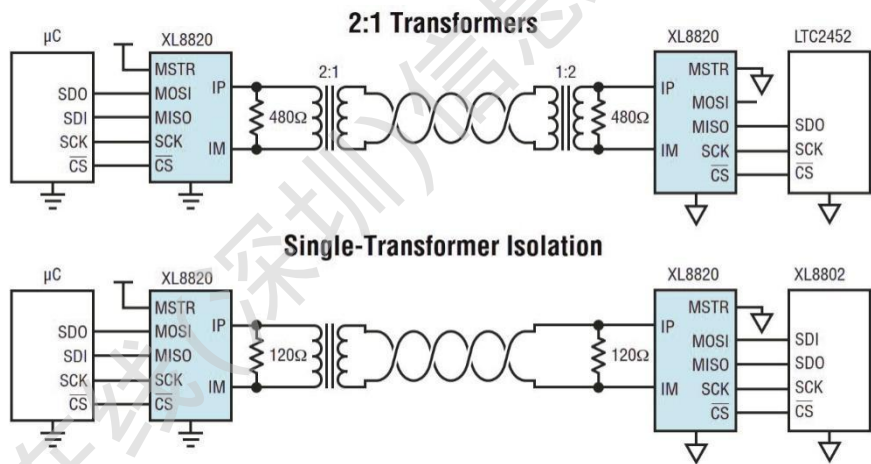


图 17：其他可选的隔离势垒

电容性隔离势垒

在有些噪声相对很低且只需电气隔离的应用中，可采用电容器替代变压器作为隔离势垒。由于电容性耦合，因此双绞线电缆由一个电压进行驱动并且随着电缆长度的延伸而遭受信号损失。这种低成本的隔离解决方案可适用于短距离互连（1米或以下），例如：在相邻电路板之间或横跨一块大 PCB。电容器将提供电气隔离，但不提供共模抑制。该选项以一种不同的方式使用驱动器，通过采用上拉电阻器将共模保持在靠近 V_{DD}，仅吸收驱动电流具有一些影响。图 18 示出了一款采用电容性隔离势垒的应用电路实例，其能驱动 1 米电缆。

制造商	器件型号	电容	电压额定值
Murata	GCM188R72A104KA64	100nF	100V

EMC

当采用XL8820时，为获得最佳的电磁兼容性 (EMC) 性能，建议使用一个具有中心抽头和共模扼流圈的变压器。

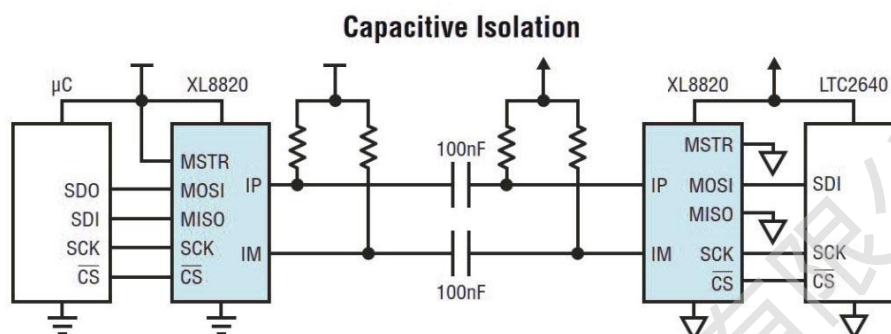


图 18: 电容性隔离势垒

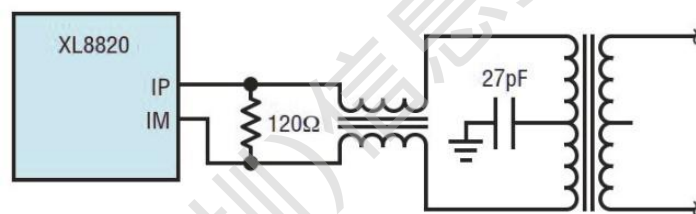


图 19: 变压器和共模扼流圈的连接

如图 19 所示。变压器的中心抽头应利用一个 27pF 电容器进行旁路。中心抽头电容器有助于衰减共模信号。应避免使用较大的中心抽头电容器，因为它们将阻止隔离 SPI 发送器共模电压稳定建立。

为改善共模电流抑制，还应布设一个与 XL8820 的 IP 和 IM 线相串联的共模扼流圈。共模扼流圈既提高了 EMI 免疫力，同时又降低了 EMI 辐射。当选择共模扼流圈时，对于 50MHz 及低于 50MHz 的信号，差模阻抗应为 20Ω 或更小。通常建议采用的共模扼流圈与以太网应用中所使用的相似。

表 8: 推荐的共模扼流圈

制造商	器件型号	50MHz频率下的差分阻抗	50MHz频率下的共模阻抗
TDK	ACT45B-220-2P	20Ω	5000Ω

另外，在实现电路抗干扰能力最大化的过程中，隔离 SPI 信号线的布局也起着重要的作用。应遵循以下布局指引：

1. 变压器应布设在尽可能靠近隔离 SPI 电缆连接器的地方。距离应保持在 2cm 以内。XL8820 应安放在距离变压器

至少 1cm 至 2cm 的地方，以帮助把 IC 与磁耦合场隔离开来。

2. 在顶层上，在磁性组件、隔离SPI 连接器的下方或者变压器与连接器之间不应排布接地平面。
3. IP 和 IM 走线应与周围的电路相隔离。不得有走线横跨 IP 和 IM 线路，除非由一个位于印刷电路板内部的接地平面加以隔离。

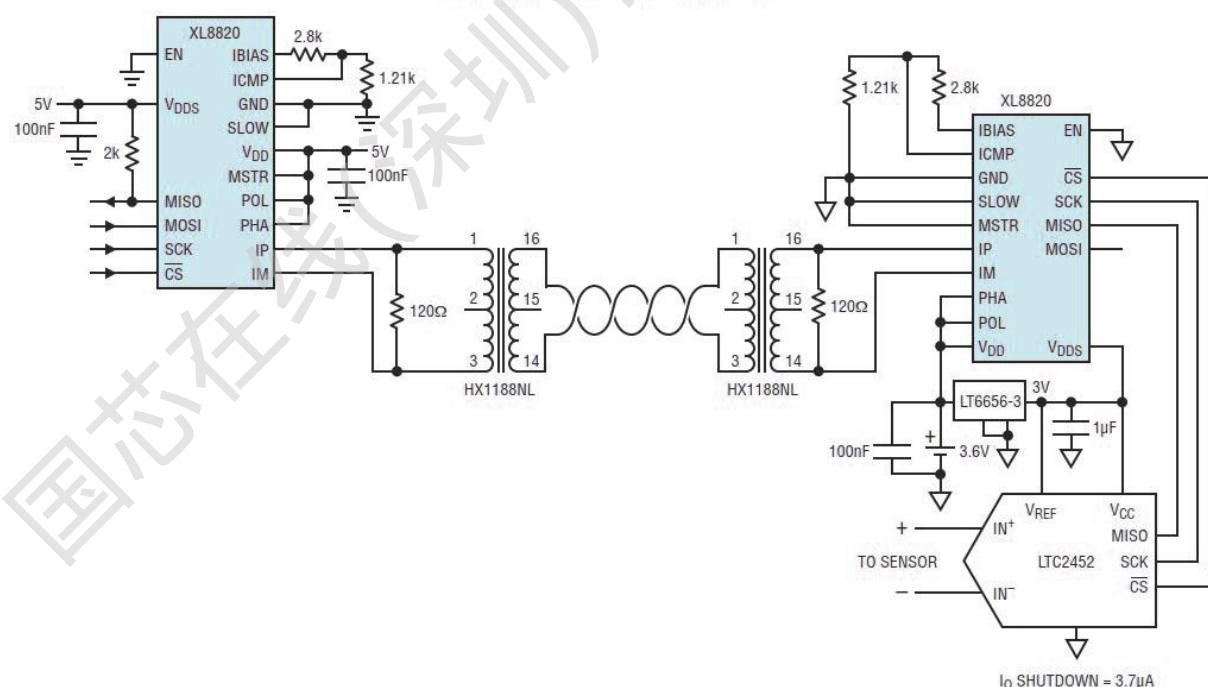
隔离SPI 驱动电流是可编程的，而且允许在功耗和抗噪性之间进行权衡取舍。XL8820 的抗噪性采用大电流注入 (BCI) 测试来评估。BCI 测试在 1MHz 至 400MHz 的频率范围内将设定水平的电流注入双绞线。在 0.1mA 的最小 I_B 电流下，结果显示 隔离SPI 串行链路通过了40mA BCI测试 (没有比特误差)。对于大多数工业应用，40mA BCI 测试水平是足够的。汽车应用往往具有较高的 BCI 要求，因此建议的 I_B 被设定为 1mA (最大功率级)。隔离SPI 系统被证明 通过了 200mA BCI 测试 (没有发送比特误差)。200mA 测试水平对于汽车测试是常见的。

软件层

隔离SPI 物理层具有很高的 EMI 免疫力，而且对于噪声引起的比特误差不是特别敏感。但是，为了在高噪声环境中获得最佳的结果，建议布置一个采用检错码 (例如：循环冗余 校验或校验和) 的软件层。检错码将提供任何比特误差的软件检测，并通知系统重试上一次出错的串行通信。

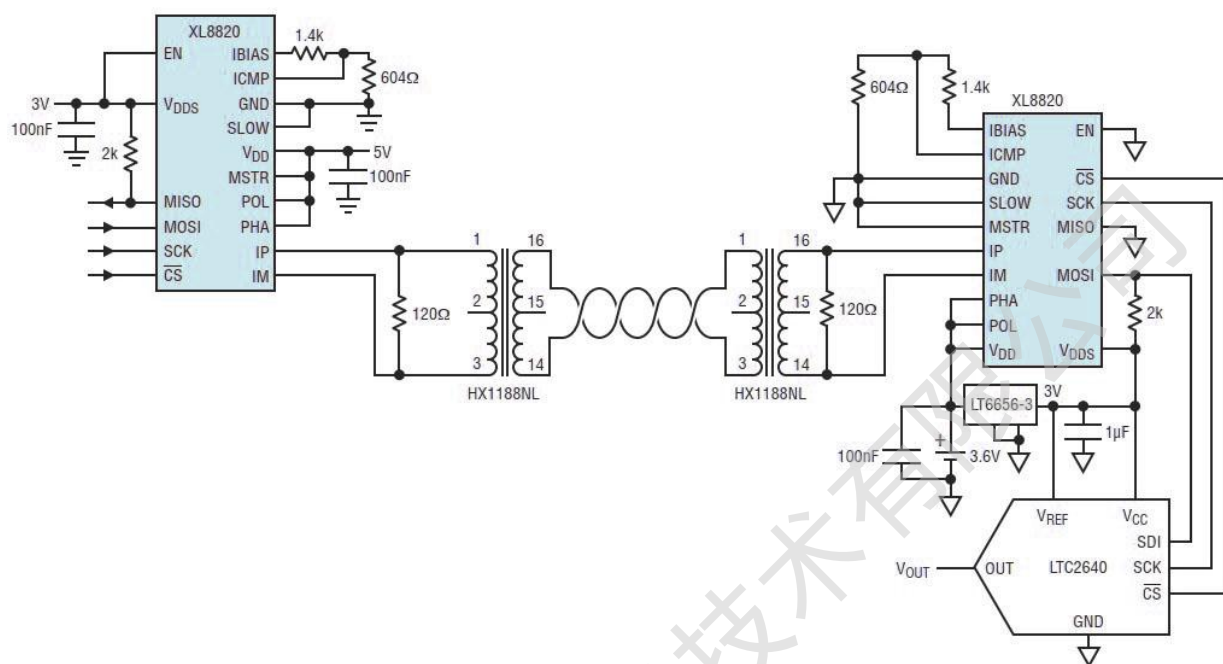
6 典型应用

具微功率待机功能的远程传感器监视器



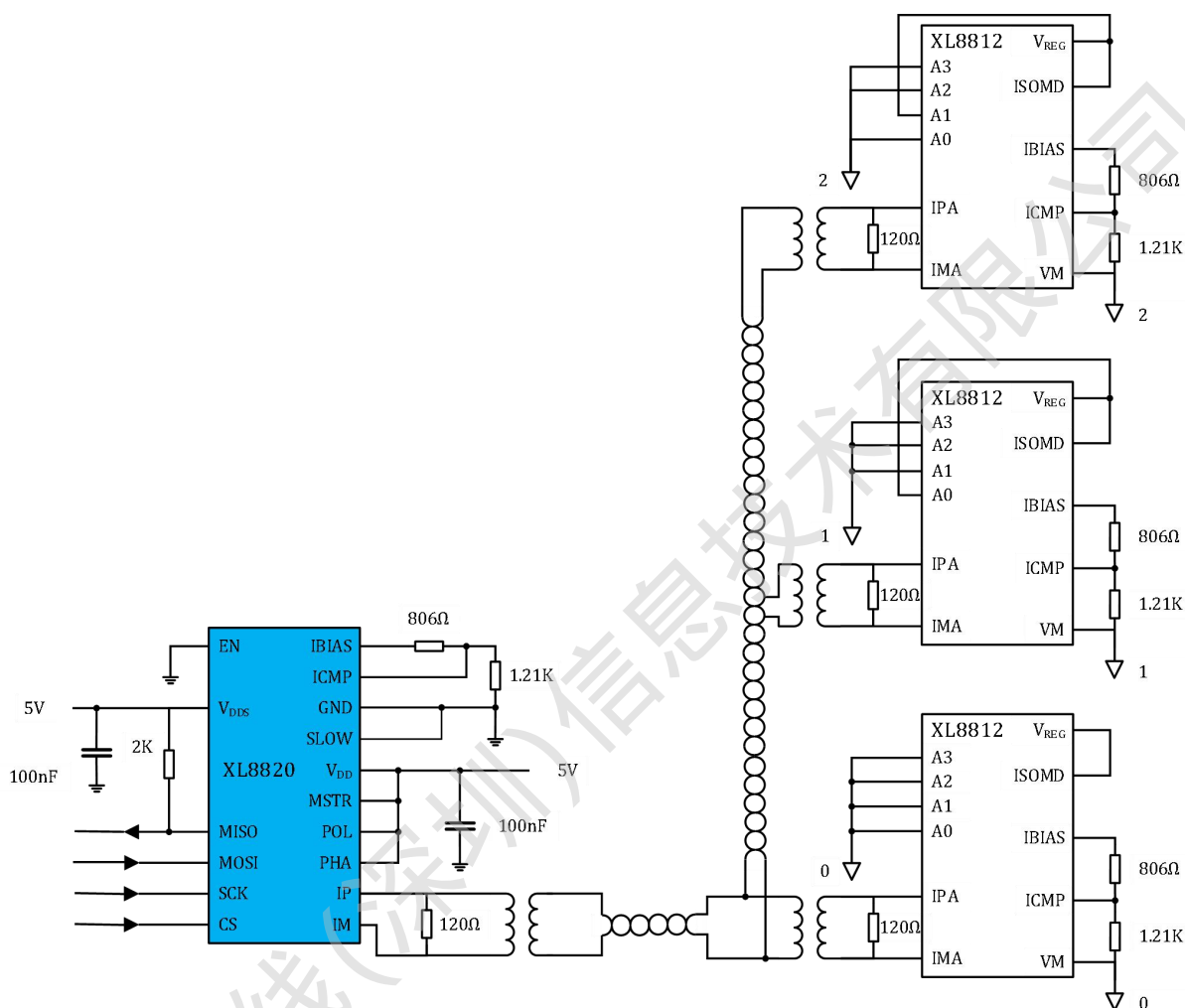
典型应用

100 米远程 DAC 控制



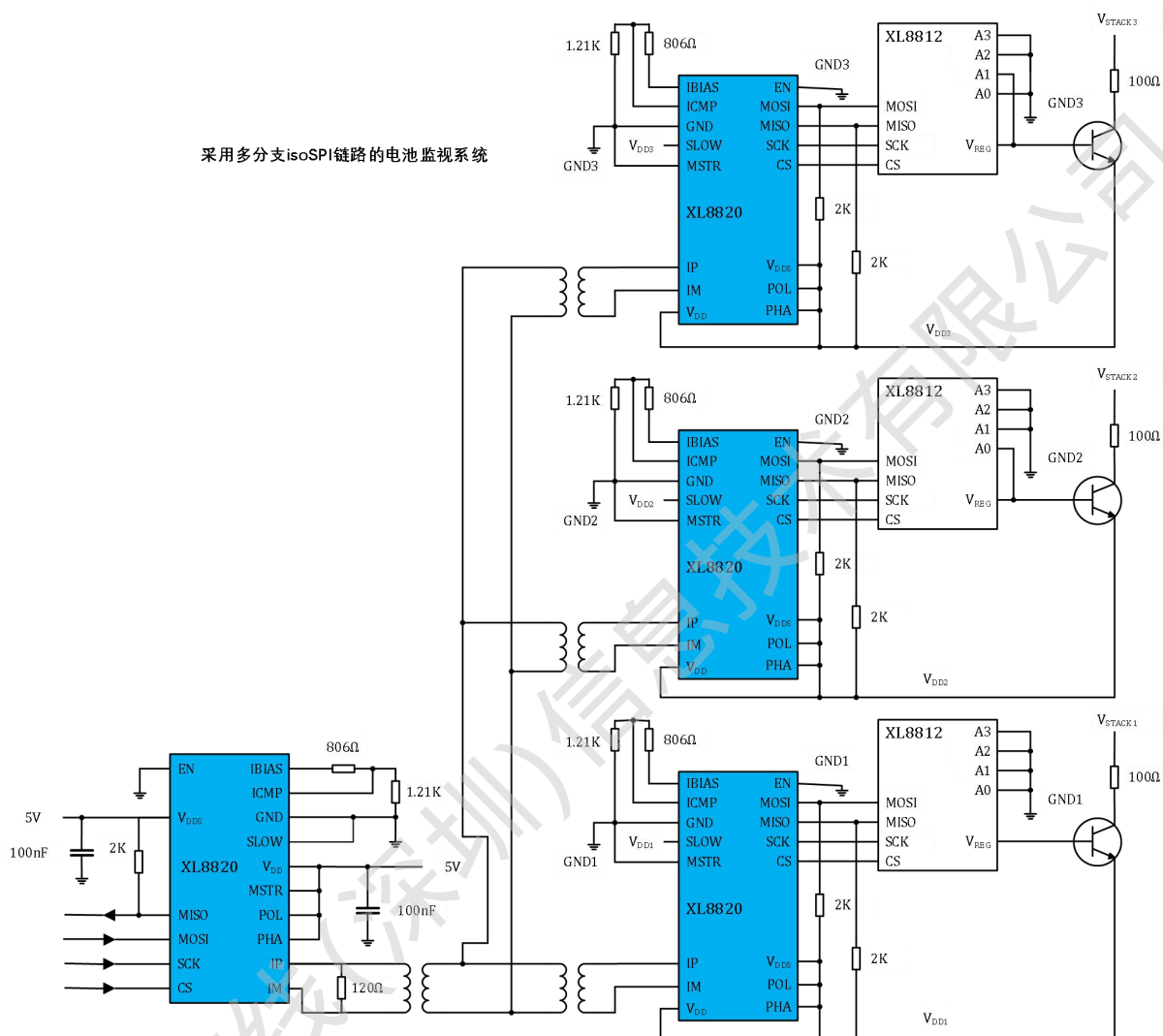
典型应用

连接至XL8812多节电池组监控器的可寻址堆栈



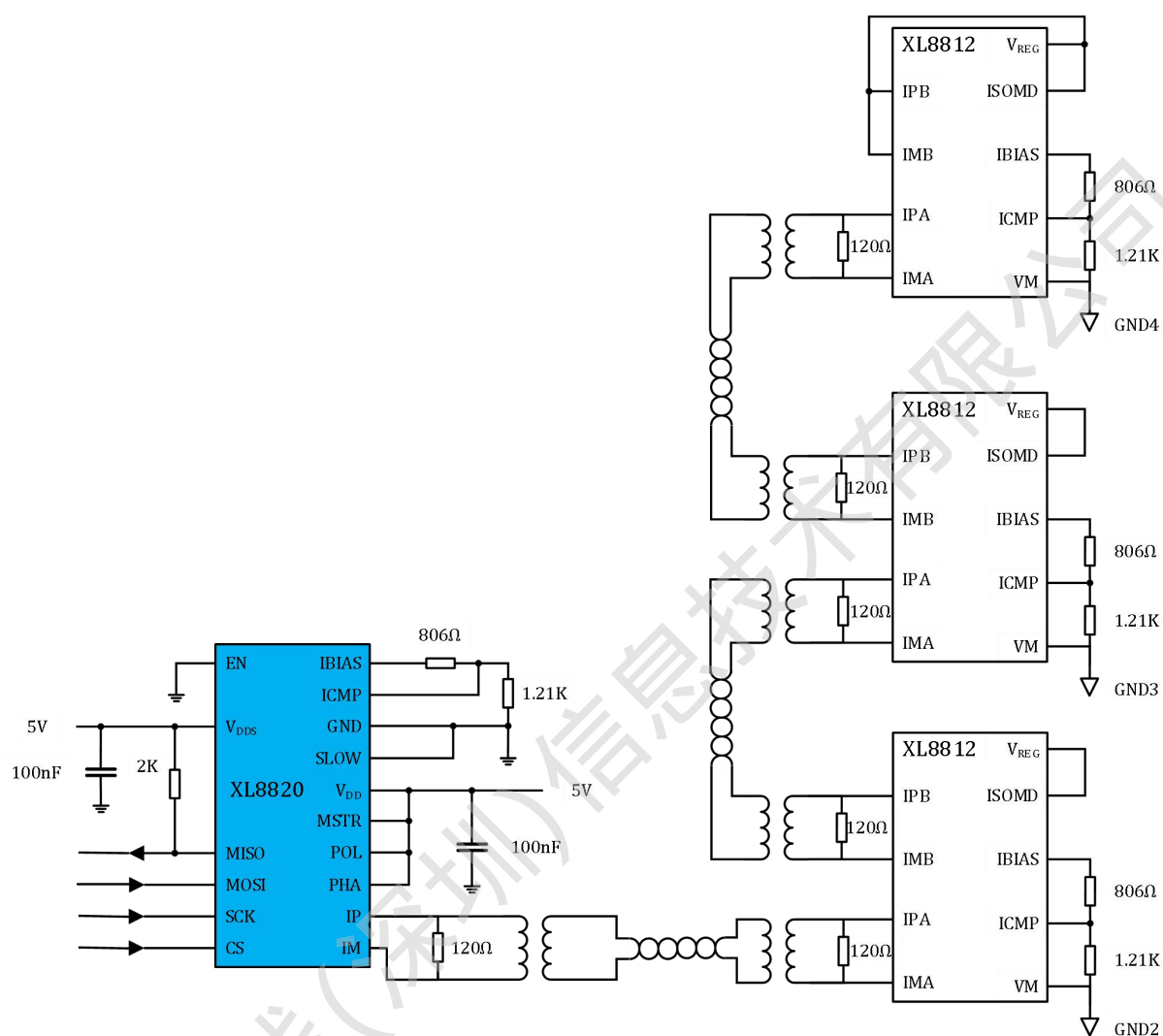
典型应用

采用多分支isoSPI链路的电池监测系统



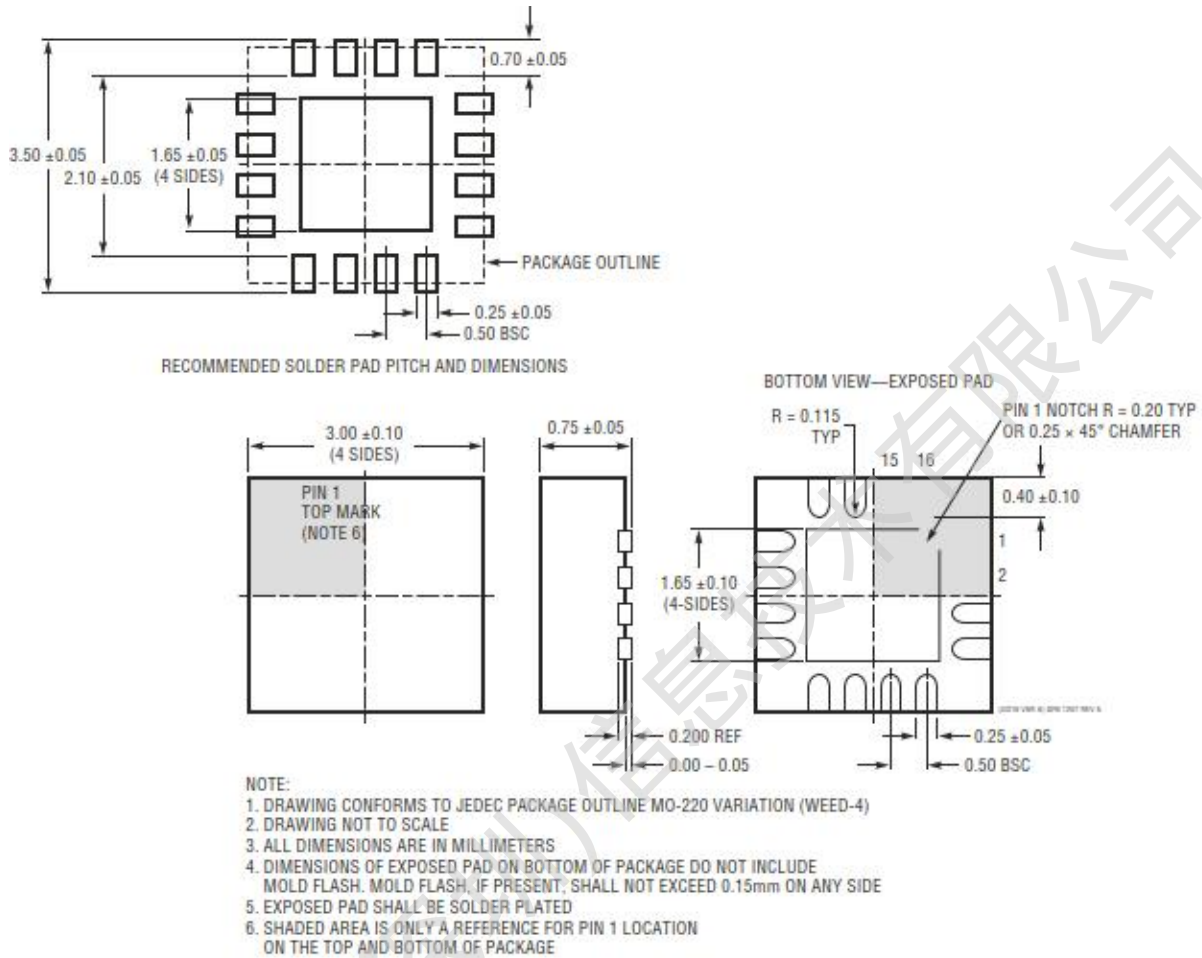
典型应用

连接至XL8812多节电池组监控器的菊花链式堆栈



7 封装描述

16 引脚塑料 QFN (3mm x 3mm)



16 引脚塑料 DFN (4mm x 4mm)

