

1 概述

UIA4202 是一款 2 通道、14 位、80MSPS/125MSPS 的模数转换器 (ADC)，内置片内采样保持电路和电压基准，具有低成本、低功耗、小尺寸、高易用性等特征。

1.1 关键特性

- 1.8V 模拟单电源供电
- 1.8V CMOS/LVDS 输出
- 低功耗：
 - 510mW (CMOS 输出, 125MSPS)
 - 600mW (LVDS 输出, 125MSPS)
 - 440mW (CMOS 输出, 80MSPS)
 - 550mW (LVDS 输出, 80MSPS)
- SNR：
 - 77.1dBFS (9.7MHz 输入, 125MSPS)
 - 77dBFS (9.7MHz 输入, 80MSPS)
- SFDR：
 - 92.8dBc (9.7MHz 输入, 125MSPS)
 - 90dBc (9.7MHz 输入, 80MSPS)
- SINAD：
 - 77dBFS (9.7MHz 输入, 125MSPS)
 - 76.8dBFS (9.7MHz 输入, 80MSPS)
- DNL：
 - $\pm 0.29\text{LSB}$ @125MSPS
 - $\pm 0.36\text{LSB}$ @80 MSPS
- INL：
 - $\pm 1.1\text{LSB}$ @125MSPS
 - $\pm 0.72\text{LSB}$ @80 MSPS
- 输入电压范围：1Vp-p 至 2Vp-p
- 工作温度范围：-40°C至+85°C
- 采用 64-pin LFCSP 封装方式

1.2 应用场景

UIA4202 广泛应用于多个行业及多款产品，包括：

- 分集无线电系统
- 多模式数字接收器
- I/Q 解调系统
- 便携式医疗成像
- 超声
- 雷达/LiDAR
- 数据采集卡

1.3 功能框图

联系我们：张 艳：138-5168-3378；荣 岩：180-6607-5325；
田晓冰：152-5095-2541；许飞艳：132-7663-5250；杨慧子：159-9624-3638

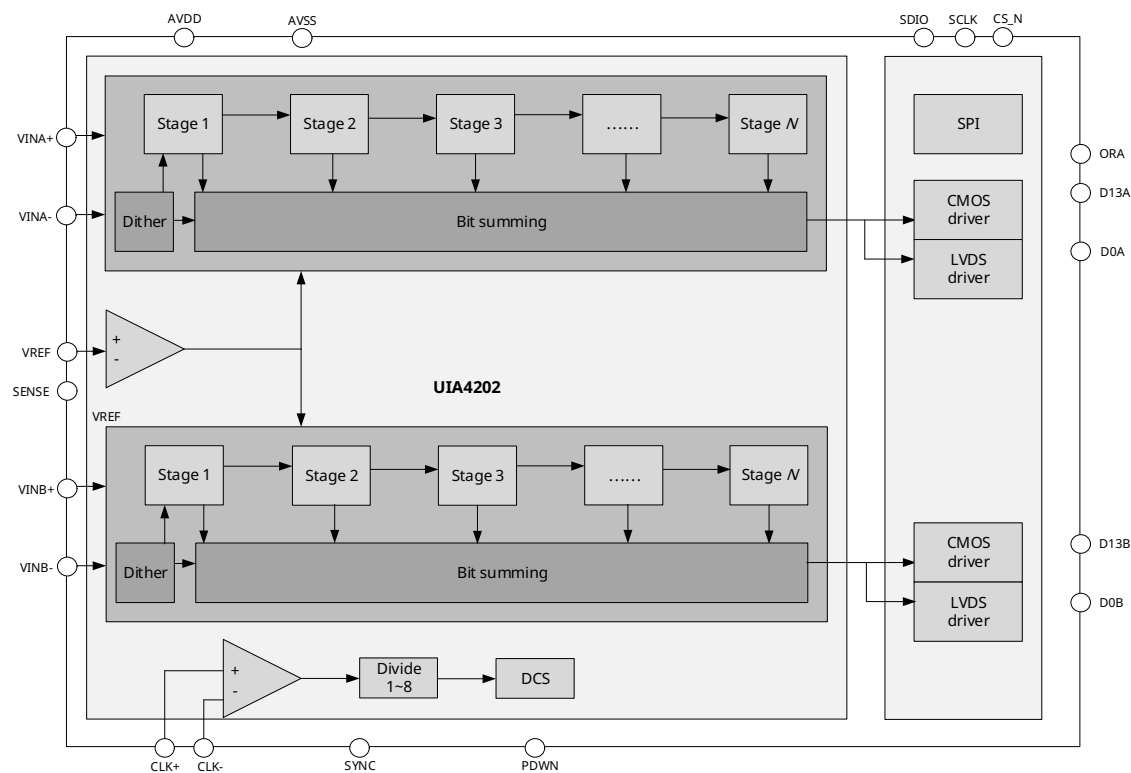


图 1-1 UIA4202 功能框图

2 引脚配置和功能描述

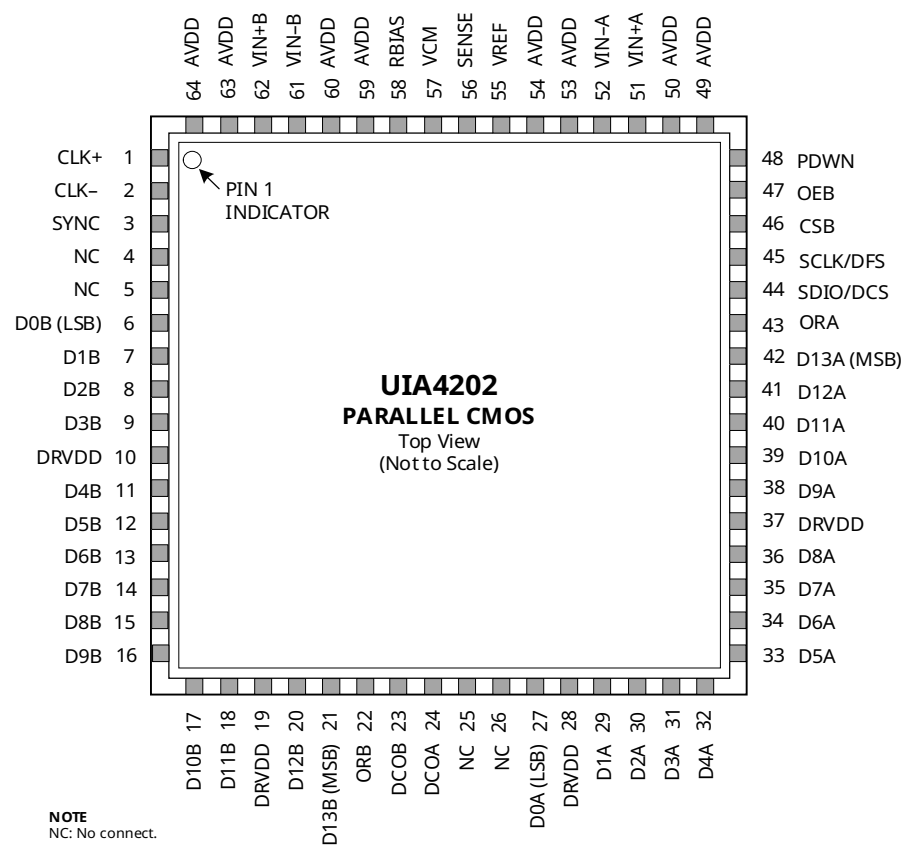


图 2-1 LFCSP 并行 CMOS 引脚配置

表 2-1 引脚功能描述（并行 CMOS 模式）

引脚编号	引脚名称	引脚类型	描述
ADC 电源			
10, 19, 28, 37	DRVDD	Supply	数字电源（标称值 1.8V）。
49, 50, 53, 54, 59, 60, 63, 64	AVDD	Supply	模拟电源（标称值 1.8V）。
4, 5	NC		不连接。
0	AGND 裸露焊盘	Ground	封装底部的裸露热焊盘为器件提供模拟地。该焊盘必须与地相连，才能正常工作。
ADC 模拟			
51	VIN+A	Input	通道 A 差分模拟输入引脚（+）。
52	VIN-A	Input	通道 A 差分模拟输入引脚（-）。
62	VIN+B	Input	通道 B 差分模拟输入引脚（+）。
61	VIN-B	Input	通道 B 差分模拟输入引脚（-）。
55	VREF	Input	基准电压输入。
56	SENSE	Input	基准电压模式选择。
58	RBIAS	Input/Output	外部基准偏置电阻。
57	VCM	Output	模拟输入端口的共模偏置电压输出。
1	CLK+	Input	ADC 时钟输入（+）。

引脚编号	引脚名称	引脚类型	描述
2	CLK-	Input	ADC 时钟输入 (-)。
数字输入			
3	SYNC	Input	数字同步引脚，仅支持从模式。
数字输出			
27	D0A (LSB)	Output	通道 A CMOS 输出数据。
29	D1A	Output	通道 A CMOS 输出数据。
30	D2A	Output	通道 A CMOS 输出数据。
31	D3A	Output	通道 A CMOS 输出数据。
32	D4A	Output	通道 A CMOS 输出数据。
33	D5A	Output	通道 A CMOS 输出数据。
34	D6A	Output	通道 A CMOS 输出数据。
35	D7A	Output	通道 A CMOS 输出数据。
36	D8A	Output	通道 A CMOS 输出数据。
38	D9A	Output	通道 A CMOS 输出数据。
39	D10A	Output	通道 A CMOS 输出数据。
40	D11A	Output	通道 A CMOS 输出数据。
41	D12A	Output	通道 A CMOS 输出数据。
42	D13A (MSB)	Output	通道 A CMOS 输出数据。
43	ORA	Output	通道 A 超量程输出。
6	D0B (LSB)	Output	通道 B CMOS 输出数据。
7	D1B	Output	通道 B CMOS 输出数据。
8	D2B	Output	通道 B CMOS 输出数据。
9	D3B	Output	通道 B CMOS 输出数据。
11	D4B	Output	通道 B CMOS 输出数据。
12	D5B	Output	通道 B CMOS 输出数据。
13	D6B	Output	通道 B CMOS 输出数据。
14	D7B	Output	通道 B CMOS 输出数据。
15	D8B	Output	通道 B CMOS 输出数据。
16	D9B	Output	通道 B CMOS 输出数据。
17	D10B	Output	通道 B CMOS 输出数据。
18	D11B	Output	通道 B CMOS 输出数据。
20	D12B	Output	通道 B CMOS 输出数据。
21	D13B (MSB)	Output	通道 B CMOS 输出数据。
22	ORB	Output	通道 B 超量程输出。
24	DCOA	Output	通道 A 数据时钟输出。
23	DCOB	Output	通道 B 数据时钟输出。
SPI 控制			
45	SCLK/DFS	Input	外部引脚模式下的 SPI 串行时钟/数据格式选择引脚。
44	SDIO/DCS	Input/Output	外部引脚模式下的 SPI 串行数据输入/输出/占空比稳定器 (DCS) 引脚。
46	CSB	Input	SPI 片选信号 (低电平有效)。
ADC 配置			
47	OEB	Input	外部引脚模式下，输出使能 (低电平有效)。
48	PDWN	Input	外部引脚模式下，断电引脚。在 SPI 模式下，可配置为断电或待机状态。

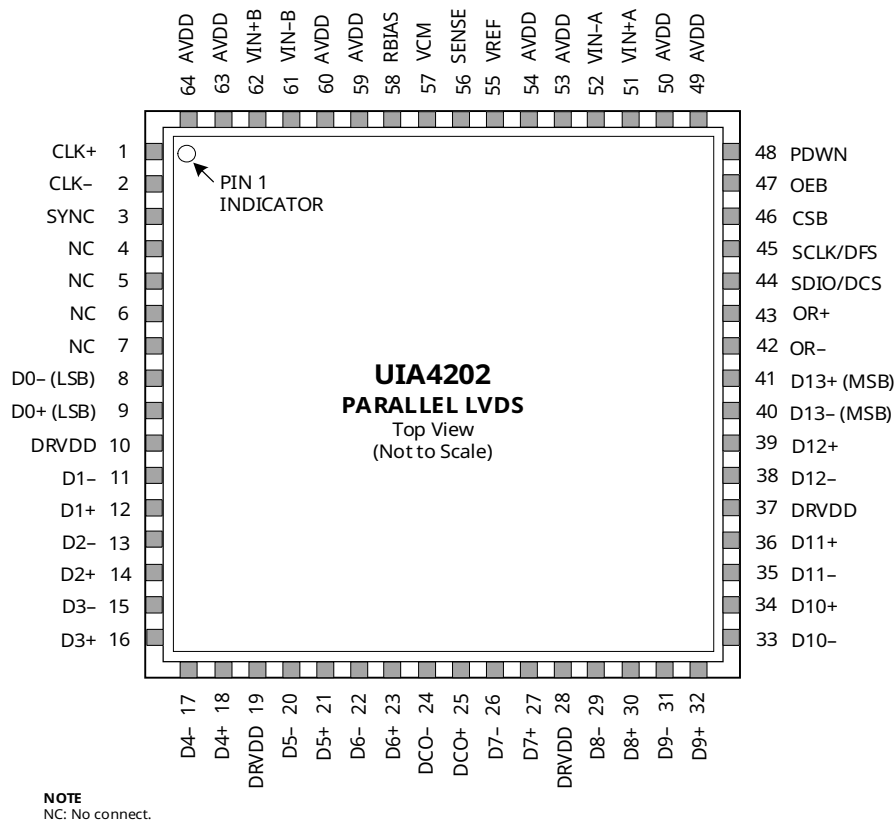


图 2-2 LFCSP 交织并行 LVDS 引脚配置

表 2-2 引脚功能描述（交织并行 LVDS 模式）

引脚编号	引脚名称	引脚类型	描述
ADC 电源			
10, 19, 28, 37	DRVDD	Supply	数字电源（标称值 1.8V）。
49, 50, 53, 54, 59, 60, 63, 64	AVDD	Supply	模拟电源（标称值 1.8V）。
4, 5, 6, 7	NC		不连接。
0	AGND 裸露焊盘	Ground	封装底部的裸露热焊盘为器件提供模拟地。该焊盘必须与地相连，才能正常工作。
ADC 模拟			
51	VIN+A	Input	通道 A 差分模拟输入引脚（+）。
52	VIN-A	Input	通道 A 差分模拟输入引脚（-）。
62	VIN+B	Input	通道 B 差分模拟输入引脚（+）。
61	VIN-B	Input	通道 B 差分模拟输入引脚（-）。
55	VREF	Input	基准电压输入。
56	SENSE	Input	基准电压模式选择。
58	RBIAS	Input/Output	外部基准偏置电阻。
57	VCM	Output	模拟输入端口的共模偏置电压输出
1	CLK+	Input	ADC 时钟输入（+）。
2	CLK-	Input	ADC 时钟输入（-）。
数字输入			
3	SYNC	Input	数字同步引脚，仅支持从模式。

引脚编号	引脚名称	引脚类型	描述
数字输出			
9	D0+ (LSB)	Output	通道 A/B LVDS 输出数据 0 (+)。
8	D0- (LSB)	Output	通道 A/B LVDS 输出数据 0 (-)。
12	D1+	Output	通道 A/B LVDS 输出数据 1 (+)。
11	D1-	Output	通道 A/B LVDS 输出数据 1 (-)。
14	D2+	Output	通道 A/B LVDS 输出数据 2 (+)。
13	D2-	Output	通道 A/B LVDS 输出数据 2 (-)。
16	D3+	Output	通道 A/B LVDS 输出数据 3 (+)。
15	D3-	Output	通道 A/B LVDS 输出数据 3 (-)。
18	D4+	Output	通道 A/B LVDS 输出数据 4 (+)。
17	D4-	Output	通道 A/B LVDS 输出数据 4 (-)。
21	D5+	Output	通道 A/B LVDS 输出数据 5 (+)。
20	D5-	Output	通道 A/B LVDS 输出数据 5 (-)。
23	D6+	Output	通道 A/B LVDS 输出数据 6 (+)。
22	D6-	Output	通道 A/B LVDS 输出数据 6 (-)。
27	D7+	Output	通道 A/B LVDS 输出数据 7 (+)。
26	D7-	Output	通道 A/B LVDS 输出数据 7 (-)。
30	D8+	Output	通道 A/B LVDS 输出数据 8 (+)。
29	D8-	Output	通道 A/B LVDS 输出数据 8 (-)。
32	D9+	Output	通道 A/B LVDS 输出数据 9 (+)。
31	D9-	Output	通道 A/B LVDS 输出数据 9 (-)。
34	D10+	Output	通道 A/B LVDS 输出数据 10 (+)。
33	D10-	Output	通道 A/B LVDS 输出数据 10 (-)。
36	D11+	Output	通道 A/B LVDS 输出数据 11 (+)。
35	D11-	Output	通道 A/B LVDS 输出数据 11 (-)。
39	D12+	Output	通道 A/B LVDS 输出数据 12 (+)。
38	D12-	Output	通道 A/B LVDS 输出数据 12 (-)。
41	D13+ (MSB)	Output	通道 A/B LVDS 输出数据 13 (+)。
40	D13- (MSB)	Output	通道 A/B LVDS 输出数据 13 (-)。
43	OR+	Output	通道 A/B LVDS 超量程输出 (+)。
42	OR-	Output	通道 A/B LVDS 超量程输出 (-)。
25	DCO+	Output	通道 A/B LVDS 数据时钟输出 (+)。
24	DCO-	Output	通道 A/B LVDS 数据时钟输出 (-)。
SPI 控制			
45	SCLK/DFS	Input	外部引脚模式下的 SPI 串行时钟/数据格式选择引脚。
44	SDIO/DCS	Input/Output	外部引脚模式下的 SPI 串行数据输入/输出/占空比稳定器 (DCS) 引脚。
46	CSB	Input	SPI 片选信号 (低电平有效)。
ADC 配置			
47	OEB	Input	外部引脚模式下, 输出使能 (低电平有效)。
48	PDWN	Input	外部引脚模式下, 断电引脚。在 SPI 模式下, 可配置为断电或待机状态。

3 封装信息

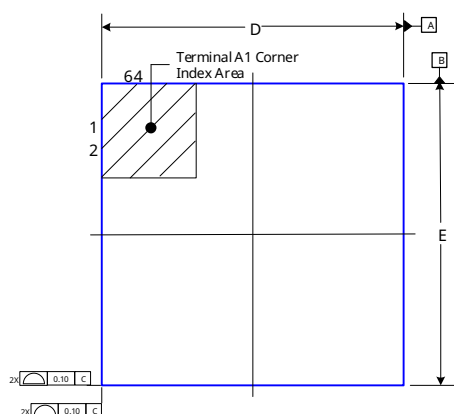


图 3-1 顶视图

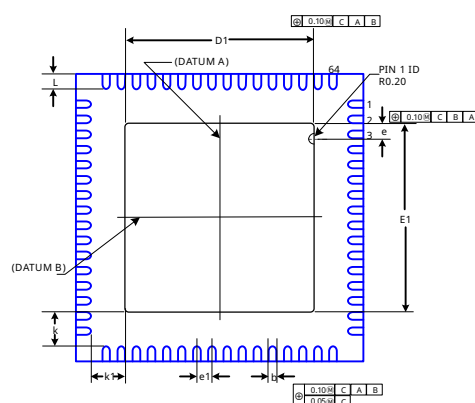


图 3-2 底视图

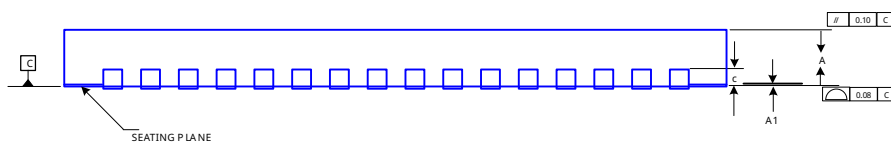


图 3-3 侧视图

表 3-1 封装尺寸

标尺	最小值	典型值	最大值	单位
A	0.80	0.85	0.90	mm
A1	0	0.02	0.05	mm
b	0.18	0.25	0.30	mm
c	--	0.20	--	mm
D	--	9.00	--	mm
D1	6.10	6.20	6.30	mm
E	--	9.00	--	mm
E1	6.10	6.20	6.30	mm
e	--	0.45	--	mm
e1	--	0.50	--	mm
L	0.35	0.40	0.45	mm
k	--	1.00	--	mm
k1	--	1.00	--	mm