

1 概述

UIA3201 是一款 2 通道、12 位、20MSPS/40MSPS/65MSPS/80MSPS 的模数转换器 (ADC)，内置片内采样保持电路，电压基准，具有低成本、低功耗、小尺寸，高易用性等特征。

1.1 关键特性

- 1.8V 模拟电源供电
- 1.8V 至 3.3V CMOS 输出
- 低功耗:每通道 104mW (80MSPS, CMOS 输出)
- SNR:
 - 72.3dBFS (9.7MHz 输入, 80MSPS)
 - 71.2dBFS (70.1MHz 输入, 80MSPS)
- SFDR:
 - 95.0dBc (9.7MHz 输入, 80MSPS)
 - 92dBc (70.1MHz 输入, 80MSPS)
- SINAD:
 - 72.2dBFS (9.7MHz 输入, 80MSPS)
 - 71.1dBFS (70.1MHz 输入, 80MSPS)
- DNL: ± 0.11 LSB
- INL: ± 0.2 LSB
- 输入电压范围: 2V p-p

- 工作温度范围: -40°C 至 $+85^{\circ}\text{C}$
- 采用 64-pin LFCSP 封装方式

1.2 应用场景

UIA3201 广泛应用于多个行业及多款产品，包括：

- 通信
- 分集无线电系统
- 多模式数字接收器：GSM、EDGE、W-CDMA、LTE、CDMA2000、WiMAX、TD-SCDMA
- I/Q 解调系统
- 智能天线系统
- 电池供电仪表
- 手持式示波器
- 便携式医疗成像
- 超声
- 雷达/LIDAR
- 数据采集卡

1.3 功能框图

联系我们：张 艳：138-5168-3378；荣 岩：180-6607-5325；
田晓冰：152-5095-2541；许飞艳：132-7663-5250；杨慧子：159-9624-3638

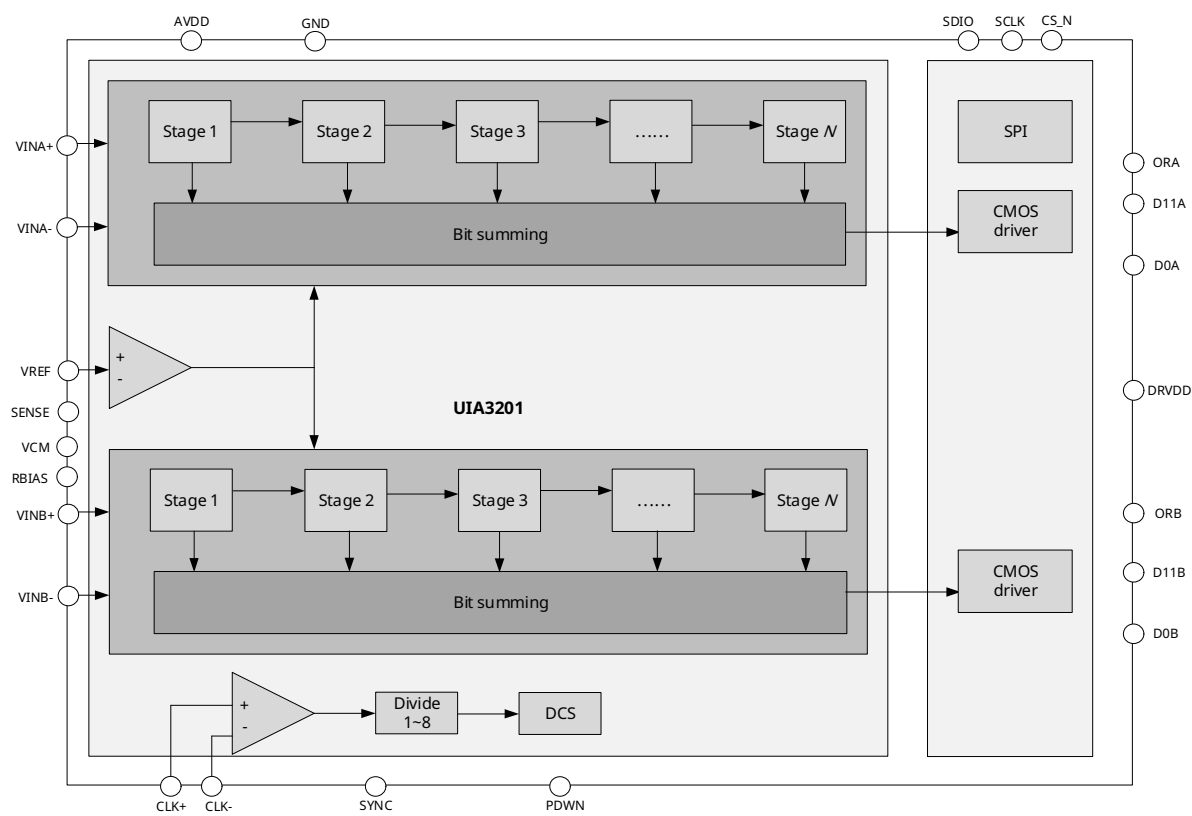


图 1-1 UIA3201 功能框图

2 引脚配置和功能描述

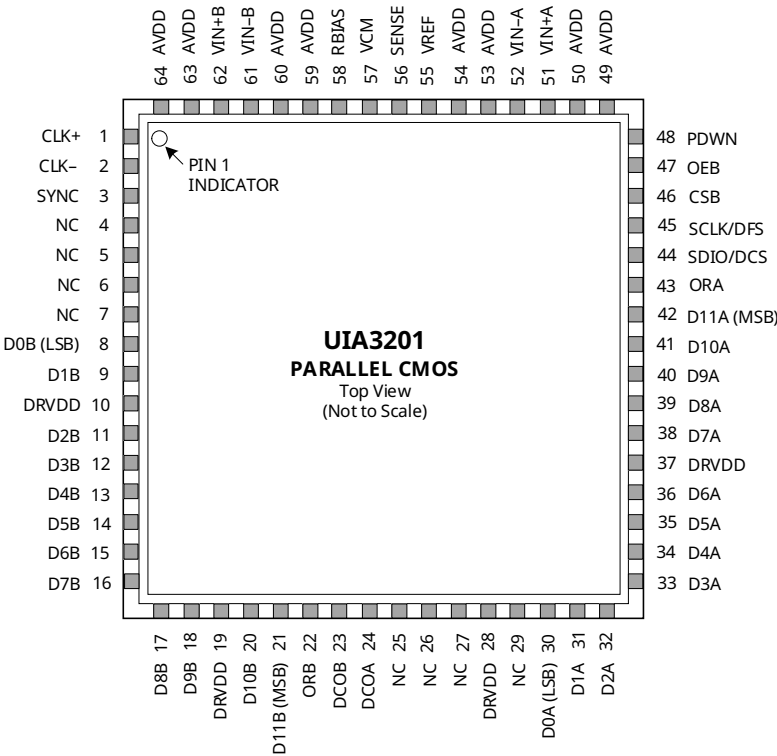


图 2-1 LFCSP 并行 CMOS 引脚配置

表 2-1 LFCSP 并行 CMOS 引脚配置

引脚编号	引脚名称	引脚类型	描述
ADC 电源			
10, 19, 28, 37	DRVDD	Supply	数字电源（1.8V 至 3.3V）。
49, 50, 53, 54, 59, 60, 63, 64	AVDD	Supply	模拟电源（标称值 1.8V）。
0	AGND 底部裸露焊盘	Ground	封装底部的裸露热焊盘为器件提供模拟地。该焊盘必须与地相连，才能正常工作。
ADC 模拟			
51	VIN+A	Input	通道 A 差分模拟输入引脚（+）。
52	VIN-A	Input	通道 A 差分模拟输入引脚（-）。
62	VIN+B	Input	通道 B 差分模拟输入引脚（+）。
61	VIN-B	Input	通道 B 差分模拟输入引脚（-）。
55	V _{REF}	Input	基准电压输入
56	SENSE	Input	基准电压模式选择。
58	R _{BIAS}	Input/output	外部基准偏置电阻。
57	V _{CM}	Output	模拟输入端口的共模偏置电压输出
1	CLK+	Input	ADC 时钟输入（+）。

引脚编号	引脚名称	引脚类型	描述
2	CLK-	Input	ADC 时钟输入 (-)。
数字输入			
3	SYNC	Input	数字同步引脚，仅支持从模式。
数字输出			
25	NC		不连接。
26	NC		不连接。
27	NC		不连接。
29	NC		不连接。
30	D0A (LSB)	Output	通道 A CMOS 输出数据。
31	D1A	Output	通道 A CMOS 输出数据。
32	D2A	Output	通道 A CMOS 输出数据。
33	D3A	Output	通道 A CMOS 输出数据。
34	D4A	Output	通道 A CMOS 输出数据。
35	D5A	Output	通道 A CMOS 输出数据。
36	D6A	Output	通道 A CMOS 输出数据。
38	D7A	Output	通道 A CMOS 输出数据。
39	D8A	Output	通道 A CMOS 输出数据。
40	D9A	Output	通道 A CMOS 输出数据。
41	D10A	Output	通道 A CMOS 输出数据。
42	D11A (MSB)	Output	通道 A CMOS 输出数据。
43	ORA	Output	通道 A 超量程输出。
4	NC		不连接。
5	NC		不连接。
6	NC		不连接。
7	NC		不连接。
8	D0B (LSB)	Output	通道 B CMOS 输出数据。
9	D1B	Output	通道 B CMOS 输出数据。
11	D2B	Output	通道 B CMOS 输出数据。
12	D3B	Output	通道 B CMOS 输出数据。
13	D4B	Output	通道 B CMOS 输出数据。
14	D5B	Output	通道 B CMOS 输出数据。
15	D6B	Output	通道 B CMOS 输出数据。
16	D7B	Output	通道 B CMOS 输出数据。
17	D8B	Output	通道 B CMOS 输出数据。
18	D9B	Output	通道 B CMOS 输出数据。
20	D10B	Output	通道 B CMOS 输出数据。
21	D11B (MSB)	Output	通道 B CMOS 输出数据。
22	ORB	Output	通道 B 超量程输出。
24	DCOA	Output	通道 A 数据时钟输出。
23	DCOB	Output	通道 B 数据时钟输出。
SPI 控制			
45	SCLK/DFS	Input	外部引脚模式下的 SPI 串行时钟/数据格式选择引脚。
44	SDIO/DCS	Input/output	外部引脚模式下的 SPI 串行数据输入/输出/占空比稳定器 (DCS) 引脚。
46	CSB	Input	SPI 片选信号 (低电平有效)。
ADC 配置			
47	OEB	Input	外部引脚模式下，输出使能 (低电平有效)。
48	PDWN	Input	外部引脚模式下，断电引脚。在 SPI 模式下，可配置为断电或待机状态。

3 封装信息

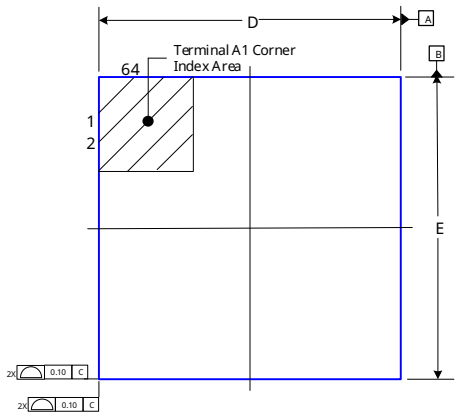


图 3-1 顶视图

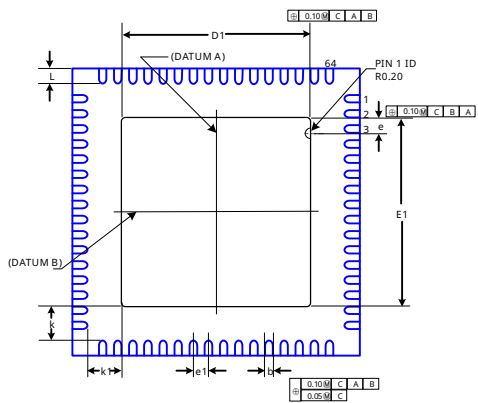


图 3-2 底视图

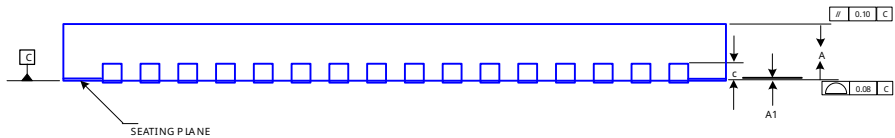


图 3-3 侧视图

表 3-1 封装尺寸

标尺	最小值	典型值	最大值	单位
A	0.80	0.85	0.90	mm
A1	0	0.02	0.05	mm
b	0.18	0.25	0.30	mm
c	--	0.20	--	mm
D	--	9.00	--	mm
D1	6.10	6.20	6.30	mm
E	--	9.00	--	mm
E1	6.10	6.20	6.30	mm
e	--	0.45	--	mm
e1	--	0.50	--	mm
L	0.35	0.40	0.45	mm
k	--	1.00	--	mm
k1	--	1.00	--	mm